

Circuitos Analógicos con inversores CMOS.

J. Arias

9 de julio de 2008

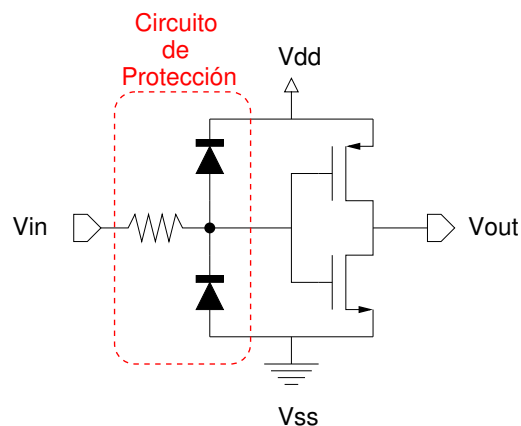
Índice general

1. Características de los inversores CMOS.	2
2. Amplificadores y Comparadores.	4
3. Filtros.	6
3.1. Integradores	6
3.2. Resonador.	6
3.3. Filtro Biquad	7
4. Osciladores.	9
4.1. Osciladores de relajación.	9
4.2. Oscilador de onda triangular.	10
4.3. Osciladores sinusoidales y de alta frecuencia.	11
4.3.1. Oscilador de puente de Wien.	11
4.3.2. Osciladores de Alta frecuencia.	11
5. Convertidores A/D.	13
5.1. Convertidor A/D Flash para video.	13
5.2. Convertidor A/D basado en PWM para audio.	15
5.3. Convertidor A/D Sigma-Delta.	15

Capítulo 1

Características de los inversores CMOS.

Los inversores CMOS a los que nos referiremos en este texto tienen un esquema como el siguiente



El inversor propiamente dicho está formado por dos transistores MOSFET: uno de canal N y otro de canal P. Ambos transistores tienen unas características eléctricas similares en valor absoluto, aunque de signo contrario, y por ello se denominan complementarios. Este característica es precisamene la que da el nombre a toda la tecnología CMOS.

Aparte del inversor tambien tenemos un circuito de protección en la entrada formado por una resistancia y dos diodos. La resistancia suele ser de unos cientos de ohmios, y los diodos sólo entran en conducción cuando la tensión de la entrada supera la de la alimentación (V_{dd}) o está por debajo de tierra (V_{ss}). Este circuito protege el óxido de puerta de los transistores de descargas de electricidad estática.

Para nuestros propósitos hay dos circuitos integrados que contienen inversores CMOS. Estos son:

- 4069U, 14069U, 74CU04
- 74HCU04

Los primeros son de una tecnología vieja y lenta, pero pueden funcionar con un gran rango de tensiones de alimentación (3 a 15 V). Alimentados con 5 V dificilmente superan frecuencias de operación de 5 MHz. En cambio, los integrados de la serie HC se diseñaron como sustitutos de los C.I. TTL, su máxima tensión de funcionamiento es de 5 V y pueden operar hasta frecuencias en torno a los 30MHz.

A continuación analizaremos las características eléctricas de estos inversores. En la figura 1.1(a) se muestra la función de transferencia de un 74HCU04 junto con la gráfica del consumo de corriente en función de la tensión de entrada. En esta figura podemos diferenciar tres regiones de funcionamiento diferentes:

1. Para tensiones de entrada muy bajas o muy altas la tensión de salida es constante y el consumo de corriente es prácticamente nulo. Esta es la región de operación adecuada para aplicaciones digitales del inversor.
2. Para tensiones de entrada muy próximas a la mitad de la tensión de alimentación la tensión de salida cambia muy bruscamente y el consumo de corriente es máximo. La tensión de salida varía de forma aproximadamente lineal con la señal de entrada. Esta es la región adecuada para aplicaciones analógicas.

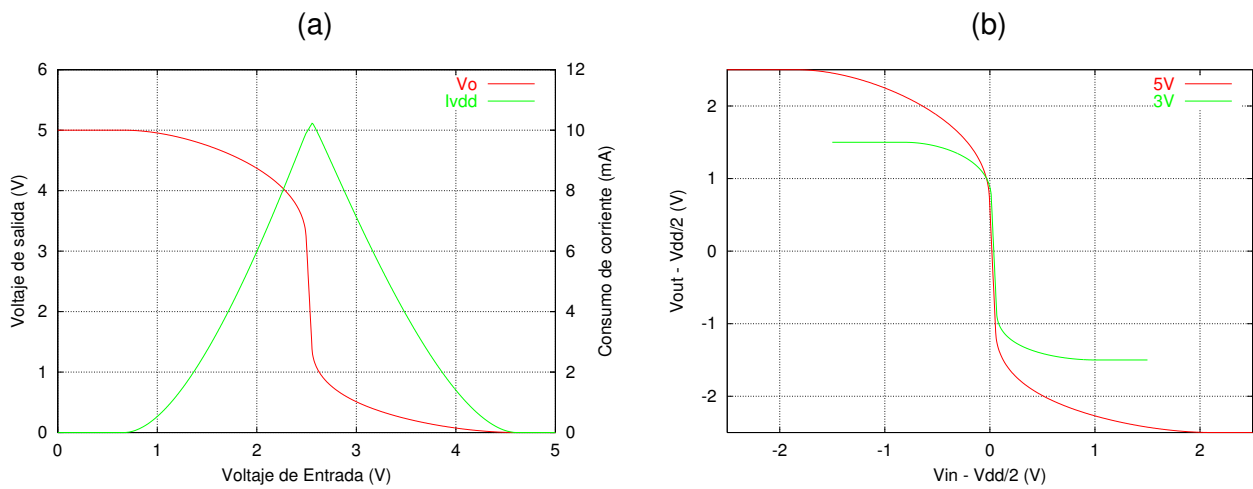


Figura 1.1: (a) Función de transferencia de un 74HCU04 y consumo de corriente. (b) Funciones de transferencia del 74HCU04 para tensiones de alimentación de 5 y 3 V.

- Las regiones intermedias presentan un comportamiento claramente nada lineal. En estas regiones el inversor funciona como limitador de amplitud o “compresor”. Estas regiones sólo podrían ser interesantes para algún guitarrista de una banda de hard-rock :)

Hay que destacar que la característica de transferencia del inversor no se escala simplemente al cambiar la tensión de alimentación. En la figura 1.1(b) se muestran las características de transferencia de un 74HCU04 alimentado a 5V y 3V. Estas características se han centrado en torno a $V_{dd}/2$ para una mejor comparación. Como se puede comprobar la región de funcionamiento lineal es prácticamente la misma para las dos tensiones de alimentación. Una mayor tensión de alimentación sólo incrementa apreciablemente las regiones de compresión y el consumo de corriente. En primera aproximación el consumo de corriente en la zona lineal crece con la tensión de alimentación de forma cuadrática.

La pendiente de la zona lineal de la característica de transferencia es la ganancia del inversor. Típicamente la ganancia puede variar entre -20 y -100.

La impedancia de salida se puede medir conectando una resistencia a la salida y midiendo la reducción de la ganancia que esto conlleva. En las simulaciones del 74HCU04 la impedancia de salida ha sido de unos 3Kohm, lo que nos garantiza que podemos atacar a cargas de más de 10 Kohm sin que ello suponga una pérdida de ganancia apreciable. La impedancia de salida de los inversores de la serie 4000 puede ser bastante mayor.

La impedancia de entrada de estos inversores es muy elevada ya que la corriente de entrada se topa con el óxido de puerta de los transistores o con los diodos de protección polarizados en inversa. Sin embargo no hemos de olvidar que esta es una impedancia de entrada para baja frecuencia. Para frecuencias altas la capacidad de la entrada se debe tener en cuenta. Esta capacidad es de unos 4 pF para el 74HCU04.

Capítulo 2

Amplificadores y Comparadores.

Para utilizar un inversor CMOS como amplificador lo primero que debemos asegurar es que la tensión de DC en la entrada es la adecuada para polarizarlo en la zona de comportamiento lineal. Dado que el rango de tensiones de entrada es muy limitado será necesario emplear algún tipo de realimentación para garantizar una buena polarización DC aunque cambien las características del inversor. En la figura 2.1(a) la resistencia R_1 fuerza que la tensión DC de entrada y la de salida del inversor sean iguales: $V_o = V_i$. El punto de operación DC será por lo tanto el valor en el que la característica de transferencia corte la recta $V_o = V_i$. Este punto está siempre en la zona de operación lineal del inversor.

El problema del amplificador de la figura 2.1(a) es que la impedancia de entrada es $Z_i = R_1/A$. Aunque R_1 sea bastante grande desde la entrada se ve dividida por la ganancia del inversor. Este efecto es conocido como efecto Miller. Este problema se puede solventar con el circuito de la figura 2.1(b). En este circuito la realimentación sólo se tiene para frecuencias muy bajas. Para la frecuencia de operación la impedancia de entrada es directamente R_1 , ya que la red R_2 -C atenúa mucho la señal de salida.

La ganancia del inversor suele ser demasiado grande para las aplicaciones habituales, y además es muy poco precisa. Si en primera aproximación suponemos que la ganancia es infinita el inversor sería equivalente a un amplificador operacional de una única entrada (figura 2.1(c)). Siguiendo esta filosofía, la ganancia del amplificador de la figura 2.1(d) será R_2/R_1 . Esta ganancia no dependería del inversor salvo que se pretendan obtener ganancias grandes. Nunca se podrán obtener ganancias mayores que las de los circuitos de las figuras 2.1(a,b), A_0 . El error cometido es del orden de $1/A_0$, en valor absoluto.

Por otra parte, un operacional en lazo abierto se comporta como un comparador. Por lo tanto el inversor también se comporta como un comparador cuya salida es 0 si la entrada es superior a su tensión umbral y 1 si es inferior. Para garantizar una transición más abrupta se pueden usar varios inversores conectados en cascada (figura 2.2a).

Si se necesita un comparador con histéresis se pueden usar los circuitos de la figura 2.2(b,c). El primer circuito tiene un ciclo de histéresis cuyo ancho es $V_{hist} = V_{DD} \frac{R_1}{R_2}$. El ancho está controlado por el ratio de las resistencias, por lo que puede ser bastante preciso. Pero este circuito presenta dos problemas: el primero es que la impedancia de entrada es del orden

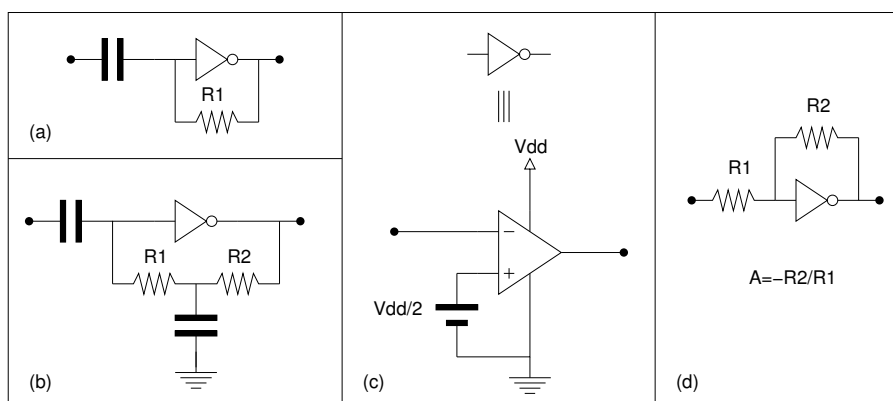


Figura 2.1: Amplificadores basados en inversores CMOS. (a) y (b): Etapas de máxima ganancia. (c): Equivalencia entre un inversor CMOS y un amplificador operacional. (d): Amplificador inversor con ganancia controlada por las resistencias.

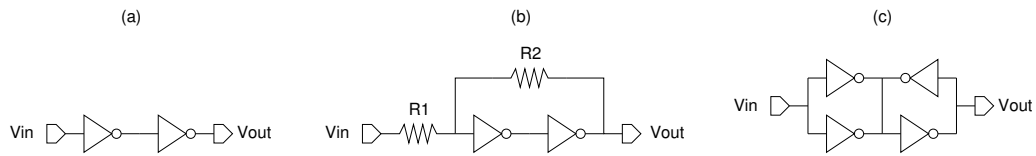


Figura 2.2: Comparadores: (a): Sin histéresis. (b,c): Con histéresis.

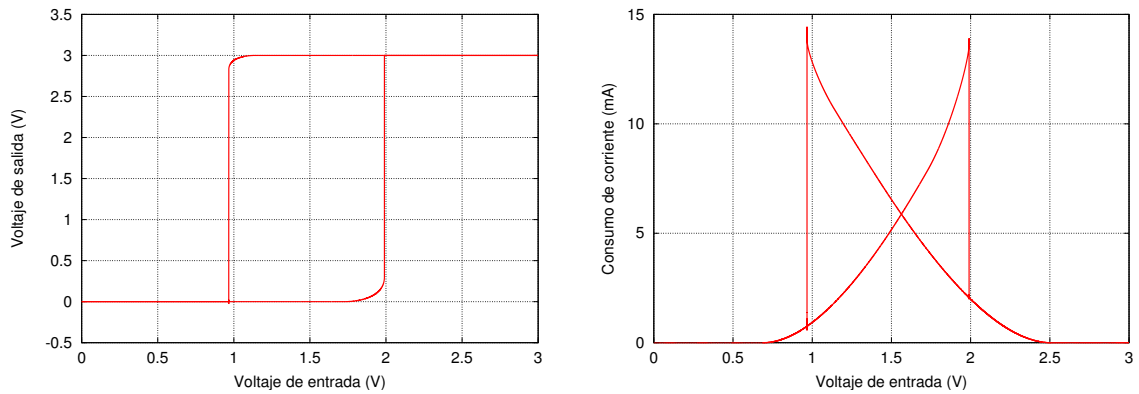


Figura 2.3: Ciclo de histéresis del comparador de la figura 2.2b (izquierda) y su consumo de corriente (derecha)

de las resistencias, y el segundo que si se usan resistencias grandes el comparador se vuelve lento ya que las capacidades parásitas de la entrada del primer inversor se tienen que cargar a través de resistencias.

El circuito de la figura 2.2(c) es bastante más rápido. Tan rápido que con él se pueden construir osciladores de relajación de hasta 30 MHz si usamos los inversores del integrado 74HC04. Este comparador también tiene una impedancia de entrada muy alta, ya que sólo atacamos entradas de inversores. Los principales inconvenientes de este circuito son por un lado el no disponer de un control preciso del ancho de su ciclo de histéresis, y por otro el consumo de corriente que es bastante elevado. En la figura 2.3 se muestra el ciclo de histéresis de este comparador, que ha resultado ser de aproximadamente un tercio de la tensión de alimentación, y el consumo de corriente, que como se puede comprobar casi alcanza los 15mA para tensiones próximas a los voltajes de conmutación. El consumo de corriente se aproxima a los 40 mA para tensiones de alimentación de 5 V. En la simulación se han usado los inversores del integrado 74HC04 y una tensión de alimentación de 3V.

Capítulo 3

Filtros.

3.1. Integradores

El filtro más básico que se puede realizar con un inversor es el integrador. En la figura 3.1(a) se muestra el integrador básico. La función de transferencia de este integrador es $\frac{v_o}{v_i} = \frac{-1}{RCs}$ si suponemos que el inversor tiene una ganancia infinita. El circuito de la figura 3.1(b) es un integrador con pérdidas. Recibe este nombre ya que la carga del condensador se va eliminando poco a poco a través de R_f . En este caso la función de transferencia es:

$$\frac{v_o}{v_i} = \frac{-R_f}{R} \frac{1}{1 + R_f C s} \quad (3.1)$$

Esta es la función de transferencia de un filtro pasa-bajos de primer orden que tiene una ganancia DC, $K = -\frac{R_f}{R}$, y una frecuencia de corte $\omega_0 = \frac{1}{R_f C}$.

Hay que resaltar que incluso el integrador ideal tiene unas pérdidas importantes ya que la ganancia DC del inversor no es muy grande. Si tenemos en cuenta la ganancia finita ($-A$) del inversor obtenemos la siguiente función de transferencia para el integrador quasi-ideal:

$$\frac{v_o}{v_i} = \frac{-A}{1 + (A + 1)RCs} \quad (3.2)$$

Las ecuaciones 3.1 y 3.2 son formalmente idénticas. El integrador con inversor de ganancia finita se comporta como un integrador con pérdidas cuya ganancia DC vale A y su frecuencia de corte es $\omega_0 = \frac{1}{(A+1)RC}$. El integrador solo se comporta como tal para frecuencias altas, en las que la ganancia $\frac{1}{RCs}$ es mucho menor que A .

3.2. Resonador.

En la figura 3.2 se muestra un filtro de segundo orden del tipo resonador pasa-banda. Suponiendo una ganancia infinita para el inversor podemos obtener la siguiente función de transferencia:

$$\frac{v_o}{v_i} = \frac{-R_2 C_1 s}{R_1 R_2 C_1 C_2 s^2 + R_1 (C_1 + C_2) s + 1} \quad (3.3)$$

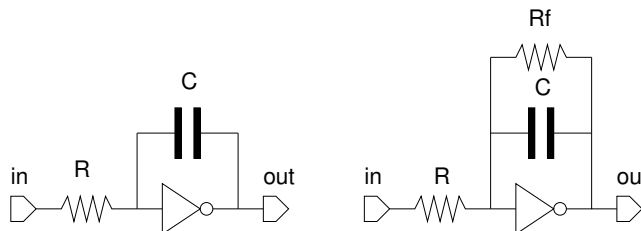


Figura 3.1: Integradores CMOS: (a) quasi-ideal. (b) Integrador con pérdidas.

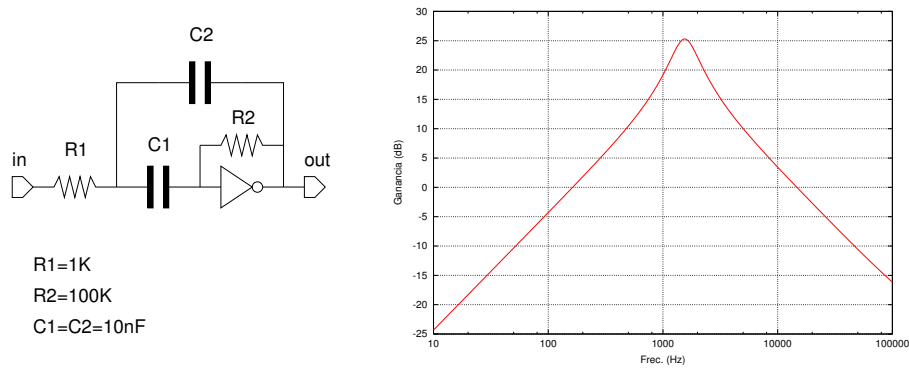


Figura 3.2: Filtro resonante pasa-banda y su respuesta en frecuencia.

La función de transferencia de un sistema de segundo orden de tipo pasabanda sería:

$$H(s) = \frac{K \frac{s}{\omega_0}}{\frac{s^2}{\omega_0^2} + \frac{1}{Q} \frac{s}{\omega_0} + 1} \quad (3.4)$$

Comparando las ecuaciones 3.3 y 3.4 podemos identificar los principales parámetros que definen la respuesta en frecuencia del circuito. Estos son:

- Frecuencia de resonancia: $\omega_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}}$
- Factor de calidad: $Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{R_1 (C_1 + C_2)}$
- Ganancia: $K = -\sqrt{\frac{R_2 C_1}{R_1 C_2}}$
- Ganancia máxima (a la frecuencia $2\pi\omega_0$): $A_{max} = KQ = \frac{R_2 C_1}{R_1 (C_1 + C_2)}$

En el caso de que los dos condensadores sean iguales ($C_1 = C_2 = C$) obtenemos:

- Frecuencia de resonancia: $\omega_0 = \frac{1}{\sqrt{R_1 R_2 C}}$
- Factor de calidad: $Q = \frac{1}{2} \sqrt{\frac{R_2}{R_1}}$
- Ganancia: $K = \sqrt{\frac{R_2}{R_1}}$
- Ganancia máxima: $A_{max} = \frac{1}{2} \frac{R_2}{R_1}$

Dado que estos resultados se han obtenido para un circuito con un inversor con ganancia infinita sólo serán válidos si la ganancia máxima del resonador está bastante por debajo de la ganancia en lazo abierto del inversor. Recordemos que esta ganancia está entre 30 y 100.

En la figura 3.2 se muestra la magnitud de la ganancia del filtro en función de la frecuencia. La gráfica es prácticamente la de un resonador ideal. La ganancia finita del inversor reduce el valor de Q, pero tiene poco efecto en la frecuencia de resonancia.

3.3. Filtro Biquad

En la figura 3.3 se muestra el esquema de un filtro biquad implementado con inversores CMOS. Este filtro incluye un integrador sin pérdidas, otro integrador con pérdidas, y un amplificador de ganancia -1. Este circuito implementa una función de transferencia de segundo orden de tipo pasa-bajos. La mayor novedad de este circuito es que el factor de calidad, Q, y la ganancia se pueden ajustar de forma independiente a través de las resistencias R_f y R_{in} . La función de transferencia de este circuito es:

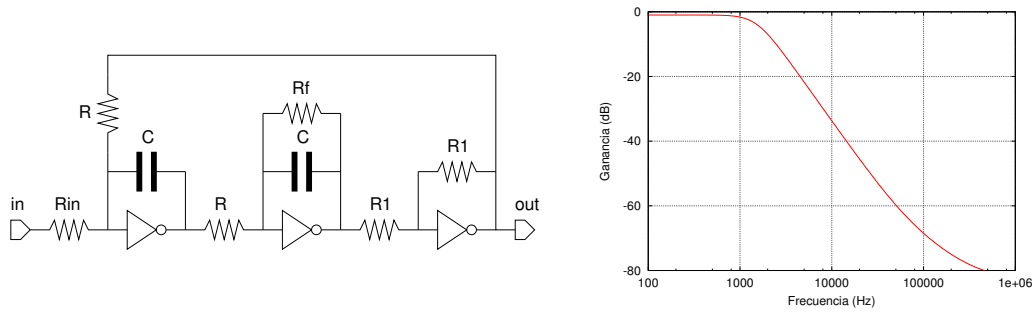


Figura 3.3: Filtro biquad implementado con inversores CMOS y respuesta en frecuencia para una configuración de filtro de Butterworth de segundo orden ($Q=0.7$).

$$\frac{v_o}{v_i} = \frac{-\frac{R}{R_{in}}}{R^2 C^2 s^2 + \frac{R^2}{R_f} C s + 1} \quad (3.5)$$

La función de transferencia de un sistema de segundo orden es:

$$H(s) = \frac{K}{\frac{s^2}{\omega_0^2} + \frac{1}{Q} \frac{s}{\omega_0} + 1} \quad (3.6)$$

Comparando estas dos ecuaciones obtenemos:

- Frecuencia de corte: $\omega_0 = \frac{1}{RC}$
- Factor de calidad: $Q = \frac{R_f}{R}$
- Ganancia: $K = \frac{R}{R_{in}}$

El circuito de la figura 3.3 es un filtro pasa-bajos. Se puede obtener un filtro pasa-banda sustituyendo R_{in} por un condensador.

Capítulo 4

Osciladores.

4.1. Osciladores de relajación.

Los osciladores de relajación se basan en la carga y descarga de condensadores a través de resistencias o fuentes de corriente. El periodo de la oscilación será, por lo tanto, proporcional al valor del condensador y al de la resistencia a través de la que se carga y descarga.

En la figura 4.1 se muestran dos tipos de osciladores de relajación. El primero de ellos (figura 4.1a) es posiblemente el circuito más simple con el que se puede construir uno de estos osciladores, pero presenta un problema serio: Hay instantes en los que la tensión en la entrada del primer inversor supera la tensión de alimentación o está por debajo de 0 Voltios. Estas tensiones hacen entrar en conducción los diodos de protección antiestática que todo circuito CMOS tiene en sus entradas, cortocircuitando el condensador y alterando en funcionamiento del circuito. Para reducir este efecto se ha incluido la resistencia R_{in} , que evita la descarga rápida del condensador a través de los diodos de protección. Para que el efecto mencionado no sea destacable R_{in} debe ser bastante mayor que R (típicamente $R_{in} = 10R$).

Despreciando la corriente de R_{in} podemos calcular el periodo de la oscilación. Medio periodo es el tiempo que tarda el condensador en descargarse hasta 1/3 de su tensión inicial. La tensión del condensador decrece de forma exponencial, de modo que tenemos:

$$\frac{1}{3} = \exp\left(\frac{-T/2}{RC}\right)$$

Despejando nos queda que el periodo es:

$$T = 2\ln(3)RC = 2,2RC \quad (4.1)$$

En el circuito de la figura 4.1b tenemos un comparador con histéresis que se realimenta a través de una red RC. En este caso no hay ninguna tensión que supere los límites de la alimentación, aún así, el valor de R debe ser bastante menor que el de R_1 , para evitar que entre en el condensador una corriente apreciable a través de R_1 .

Las dos tensiones umbrales del comparador con histéresis son:

$$V_1 = \left(1 - \frac{R_1}{R_2}\right) \frac{V_{dd}}{2} \quad V_2 = \left(1 + \frac{R_1}{R_2}\right) \frac{V_{dd}}{2}$$

El condensador se descarga desde V_2 hasta V_1 durante medio periodo. Tenemos por lo tanto:

$$\left(1 - \frac{R_1}{R_2}\right) = \left(1 + \frac{R_1}{R_2}\right) \exp\left(\frac{-T/2}{RC}\right)$$

Despejando T obtenemos como período de este oscilador:

$$T = 2\ln\left(\frac{R_2 + R_1}{R_2 - R_1}\right) RC \quad (4.2)$$

El circuito de la figura 4.1c es una versión rápida del oscilador de relajación con comparador con histéresis. Su análisis

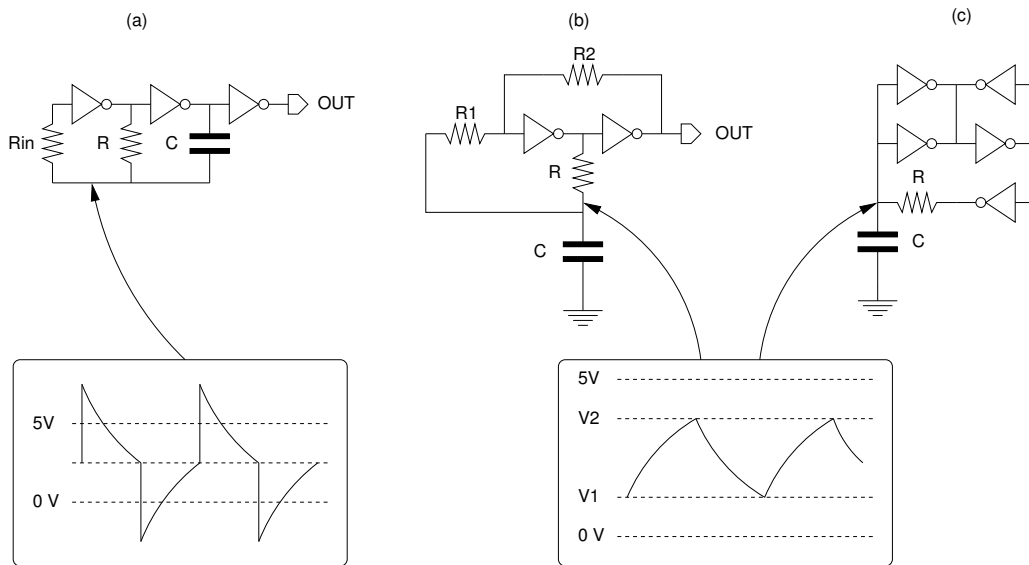


Figura 4.1: Osciladores de relajación. Izquierda: oscilador básico. Derecha: Osciladores basados en comparador con histéresis.

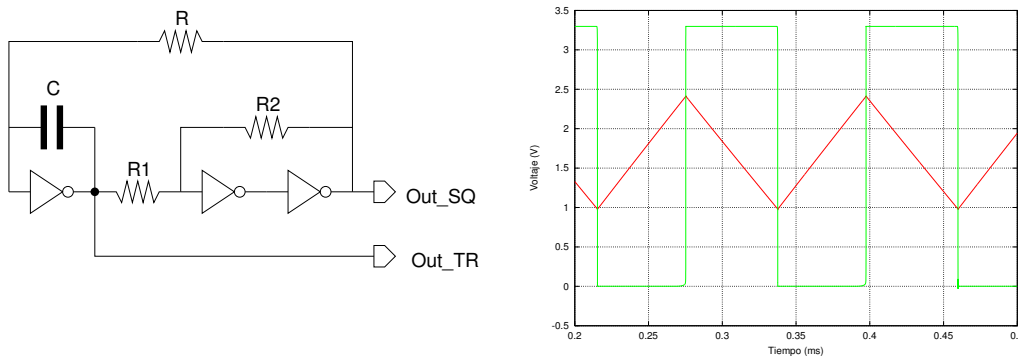


Figura 4.2: Oscilador de onda triangular. Formas de onda en las salidas.

es similar al del circuito anterior, pero en este caso las tensiones umbrales no se conocen con exactitud. Una simulación ha mostrado que se pueden alcanzar frecuencias de hasta 30MHz con inversores del tipo 74HC04 alimentados a 3V, para valores de $R=0$ y $C=100\text{pF}$. Estos osciladores pueden ser utilizados como generadores de reloj de bajo coste, aunque su frecuencia de oscilación es muy poco precisa y consumen bastante potencia.

4.2. Oscilador de onda triangular.

En el oscilador de la figura 4.2 se ha sustituido la red RC por un integrador, con lo que obtenemos una onda prácticamente triangular en su salida. Este circuito se volverá a ver en el capítulo 5, donde forma parte de un convertidor A/D. Para calcular su periodo tendremos en cuenta que la pendiente de la salida del integrador es:

$$\frac{dV_{out}}{dt} = -\frac{1}{RC} \left(V_{in}(t) - \frac{V_{dd}}{2} \right) = \pm \frac{V_{dd}/2}{RC}$$

Medio periodo durará por lo tanto:

$$\frac{T}{2} = \frac{V_2 - V_1}{\frac{V_{dd}/2}{RC}} = 2RC \frac{V_2 - V_1}{V_{dd}}$$

Donde V_1 y V_2 son las dos tensiones umbrales del comparador con histéresis. Sustituyendo sus valores obtenemos:

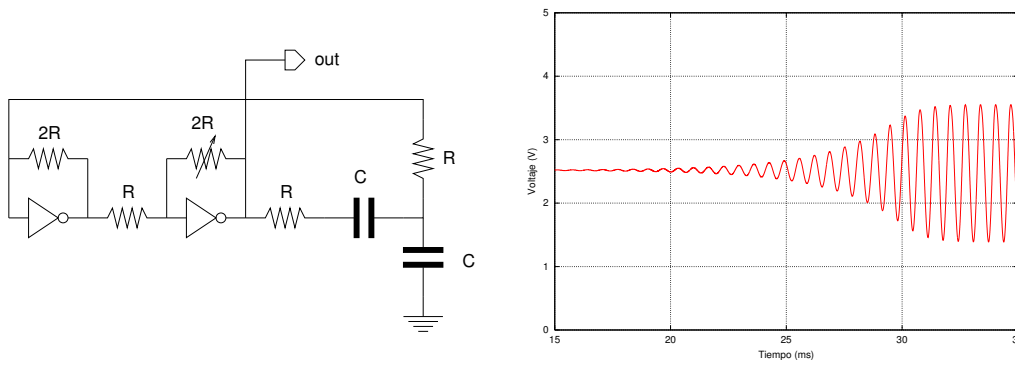


Figura 4.3: Oscilador de puente de Wien y forma de onda durante su arranque.

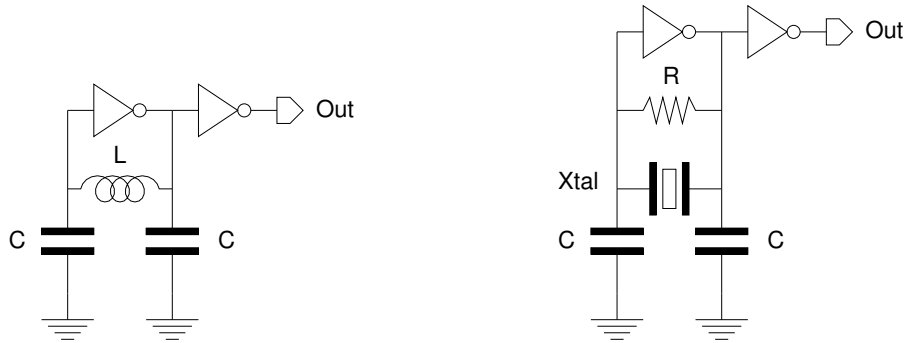


Figura 4.4: Osciladores de alta frecuencia. Izquierda: Con red LC. Derecha: Con cristal de cuarzo.

$$T = 4 \frac{R_1}{R_2} RC \quad (4.3)$$

4.3. Osciladores sinusoidales y de alta frecuencia.

4.3.1. Oscilador de puente de Wien.

El oscilador de puente de Wien requiere un amplificador con ganancia ligeramente superior a +3. El signo positivo indica que no debe invertirse la salida. Este requisito se ha solucionado en el circuito de la figura 4.3 mediante dos amplificadores inversores conectados en cascada. La ganancia se ha repartido de modo que el primer amplificador tiene una ganancia de -2 y el segundo de -1.5, ajustable. la frecuencia del oscilador será:

$$f_{osc} = \frac{1}{2\pi RC}$$

La salida es una onda sinusoidal ligeramente distorsionada. La distorsión aumenta rápidamente si la ganancia se hace mucho mayor que 3, pero por otra parte, con ganancias menores que 3 el circuito no oscila. De ahí la necesidad de incluir una ganancia ajustable: para seleccionar la menor ganancia con la que el circuito aún oscila.

4.3.2. Osciladores de Alta frecuencia.

Para frecuencias altas los osciladores suelen emplear redes LC o cristales de cuarzo cuando se necesita una buena precisión de la frecuencia de oscilación. Los circuitos que típicamente se utilizan en estos casos se muestran en la figura 4.4. Ambos se conocen como osciladores Colpitts.

La frecuencia de oscilación del primer circuito será:

$$f_{osc} = \frac{1}{2\pi\sqrt{LC}}$$

Hay que tener en cuenta que las capacidades parásitas del inversor pueden ser significantes, y no están incluidas en la ecuación anterior.

La frecuencia de oscilación del segundo circuito depende fundamentalmente del cristal de cuarzo, aunque se puede tener un ajuste fino mediante los condensadores C. Los valores de estos condensadores se deben obtener del fabricante del cristal de cuarzo, pero habitualmente rondan los 20 a 40 pF. La resistencia R tiene como finalidad forzar un punto de operación DC en el que el inversor presente una alta ganancia. Esta resistencia debe ser bastante grande para no amortiguar la oscilación del cristal. Típicamente se usan valores superiores a $1M\Omega$.

Capítulo 5

Convertidores A/D.

5.1. Convertidor A/D Flash para video¹.

La digitalización de señales de video monocromo requiere convertidores A/D de poca resolución pero capaces de obtener varios millones de muestras por segundo. En la figura 5.1 vemos que la duración de una línea en el estándar de video PAL es de $64 \mu\text{s}$, de los cuales hay que descontar $4 \mu\text{s}$ para el pulso de sincronismo horizontal y otros $8 \mu\text{s}$ de los márgenes horizontales. Si dicha señal se muestrea a 4 Ms/s obtendríamos una resolución horizontal de 208 pixels, que podría ser razonable para una imagen de baja calidad. Por otra parte el ojo no distingue muchos niveles de gris; 64 niveles son más que suficientes para la mayoría de los casos.

El circuito que se propone en este capítulo es un convertidor paralelo (también llamado FLASH) y asíncrono, capaz de discernir 7 niveles de gris a velocidades del orden de unos pocas mega-muestras por segundo. Este convertidor se conectará a un PC a través de un puerto de entrada paralelo de al menos 6 bits, y se muestreará por programa.

El convertidor en cuestión se muestra en la figura 5.2. La resistencia de 75Ω tiene como finalidad terminar adecuadamente el cable de video. Sigue el transistor Q1, en configuración de seguidor de emisor, que desplaza la tensión de entrada unos 0.7 V hacia las tensiones positivas y aísla la señal de entrada. El transistor Q2, junto con su circuito de polarización, forman una fuente de corriente de unos 5 mA . Esta corriente genera una caída de tensión a lo largo de la cadena de resistencias de unos 0.6 V , similar a la amplitud de la señal de video. En cada nodo de la cadena tendremos una réplica de la señal de video desplazada hacia las tensiones positivas un valor dependiente del nodo concreto. Los inversores CMOS compararán ésta tensión con su tensión umbral y generan una señal digital de salida.

Es importante tener unos inversores lo más idénticos posible. Por ello todos los inversores serán los de un único C.I. 4069 o 74HC04. Las variaciones de la tensión umbral de los inversores se podrán corregir ajustando el potenciómetro de 470Ω .

La salida del convertidor no está en código binario. En su lugar el código de salida es de tipo “termómetro”, ya que los distintos bits de salida se van activando de forma secuencial al incrementar la tensión de entrada. La conversión de

¹Este convertidor está inspirado en otro conocido como DCFG (Dirty Cheap Frame Grabber).

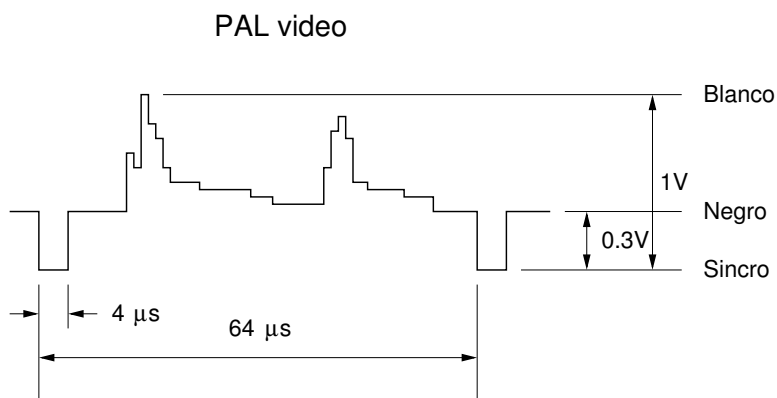


Figura 5.1: Temporizaciones y niveles de voltaje del estándar de video PAL.

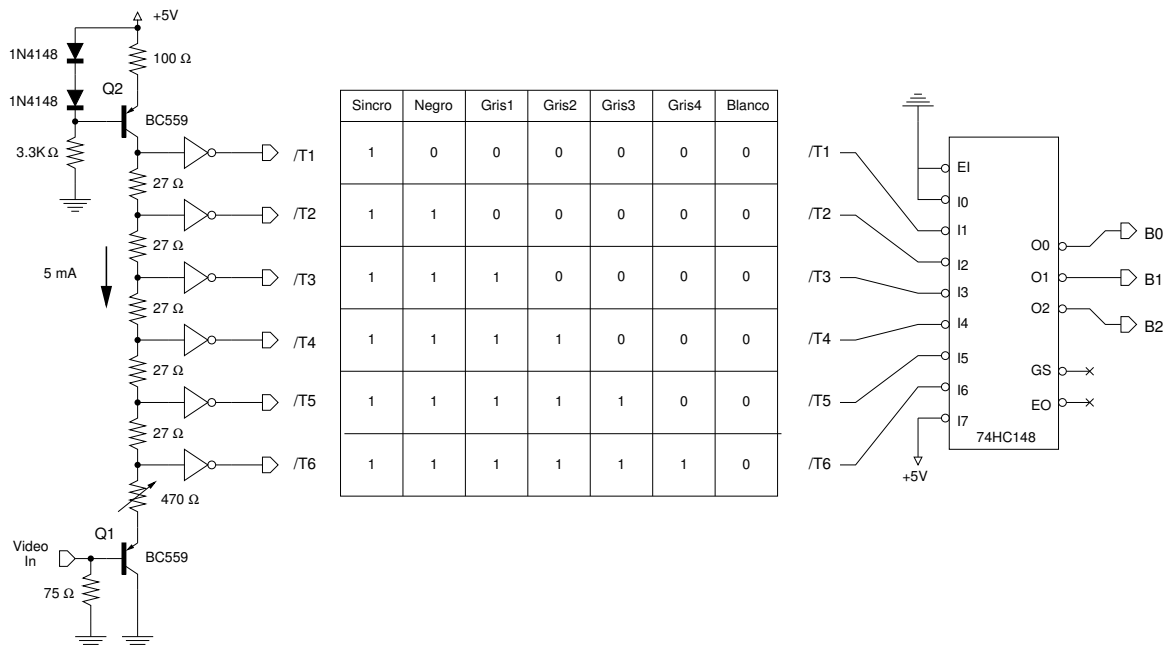


Figura 5.2: Convertidor A/D para señales de video, tabla de códigos, y convertidor de código “termométrico” a binario, opcional.

código se hará contando los bits de salida que son cero, y se realizará por programa en el PC. La figura 5.2 incluye una tabla con la correspondencia entre los códigos del convertidor y los niveles de la señal de video.

Opcionalmente, el circuito de la derecha de la figura 5.2, un codificador de prioridad, se puede utilizar para convertir el código “termométrico” a binario antes de su adquisición desde el PC. Esta puede ser una opción interesante si disponemos de pocos bit de entrada en el PC. Por poner un ejemplo: Usando el convertidor de código se podrán leer los valores convertidos desde el puerto paralelo del PC que sólo tiene 5 bits de entrada en su modo estándar.

La adquisición de datos se hará desde el PC leyendo el puerto de entrada lo más rápidamente posible. En los ordenadores modernos la velocidad de acceso a los puertos de E/S depende en gran medida del “chipset” de la placa base, de la configuración de la BIOS, y poco de la velocidad de la CPU. La estrategia que se puede seguir para capturar una imagen comenzará por capturar un bloque de datos suficientemente grande como para que quepan dos imágenes. Unas 200000 muestras pueden ser suficientes. La rutina de captura puede ser como la siguiente:

```

...
mov 200000,ECX
mov 379H,EDX
lea destino,EDI
cld
cli
rep insb
sti
...

```

Es realmente la instrucción “rep insb” la que lee el bloque de datos desde el puerto de status de la impresora (0x379) con las interrupciones apagadas para garantizar una temporización uniforme entre muestras.

Una vez capturado el bloque de datos habrá que buscar la marca de sincronismo vertical que indica el comienzo de un cuadro de la imagen. El sincronismo vertical del estandar de video PAL es realmente complejo, pero para nuestros propósitos bastará con buscar un pulso de sincronismo más ancho que los de línea. A partir de este momento cada línea comienza con un pulso de sincronismo estrecho y hay 312 líneas en cada cuadro².

²En realidad en el estándar PAL hay dos cuadros entrelazados por cada imagen, con un total de 625 líneas por imagen

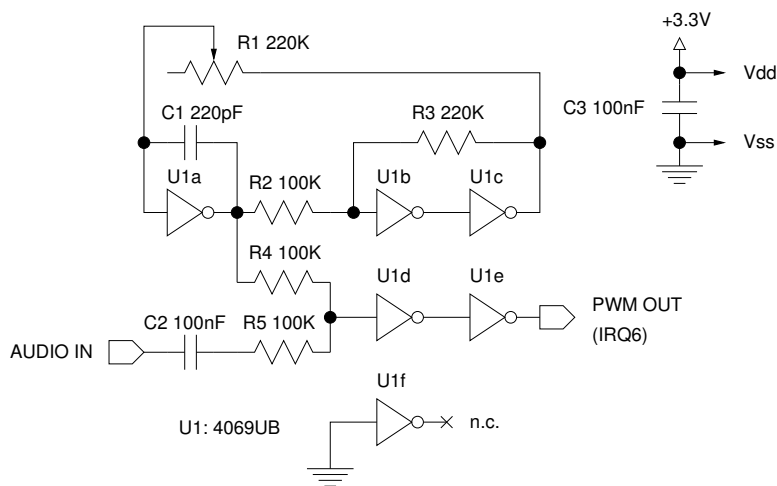


Figura 5.3: Convertidor A/D basado en modulación PWM. En el esquema falta el contador digital que forma parte de un microcontrolador.

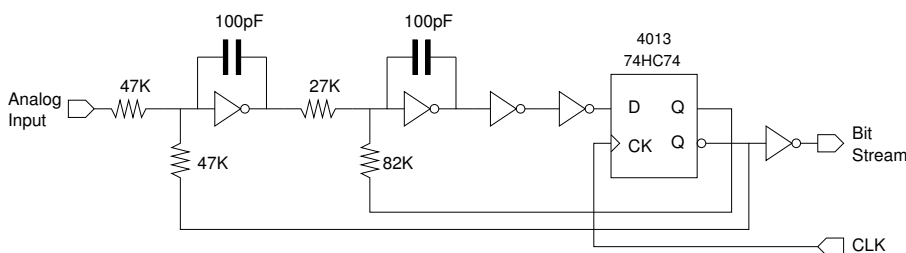


Figura 5.4: Modulador sigma-delta de segundo orden.

5.2. Convertidor A/D basado en PWM para audio.³

El circuito propuesto en esta sección es un convertidor A/D para señales de audio de calidad telefónica. Este convertidor genera unas 8000 muestras de 8 bits por segundo.

El convertidor consta de dos partes bien diferenciadas. En la figura 5.3 se muestra el modulador PWM, que genera una señal rectangular de 8 KHz con un ancho de pulso proporcional al voltaje de entrada. Esta señal se aplica a una entrada de temporización de un microcontrolador (no mostrado en la figura) donde se registra la duración de cada pulso. La duración del pulso es el valor convertido de la señal de entrada.

Para generar la señal PWM en el circuito de la figura 5.3 partimos de un generador de onda triangular cuya salida se suma a la señal de entrada mediante el divisor resistivo formado por R4 y R5. La onda triangular, desplazada una tensión proporcional a la entrada, se aplica a un comparador formado por U1d y U1e que genera una salida rectangular. El condensador C2 elimina la componente continua de la entrada que no es relevante al tratarse de señales de audio.

Este circuito se ha montado usando inversores del tipo 4069 y alimentado a 3.3 V. El modulador PWM ha funcionado correctamente y su salida se ha conectado a un pin de entrada de un microcontrolador MC68EZ328 (Dragonball). La duración de los pulsos se ha determinado mediante una rutina de interrupción y un contador interno del micro. Desgraciadamente la latencia variable de las interrupciones puede alterar las lecturas. Una implementación correcta debería usar una entrada de “GATE” de un temporizador hardware del micro, como por ejemplo el pin INT0 del microcontrolador 8051.

5.3. Convertidor A/D Sigma-Delta.

Los convertidores del tipo sigma-delta constan de dos partes: un modulador sigma-delta y un filtro pasa-bajos digital.

El objetivo del modulador sigma-delta es el de convertir la señal de entrada en un tren de pulsos cuyo valor medio sea equivalente a la señal de entrada. El espectro de este tren de pulsos presenta una señal muy limpia en las frecuencias bajas

³Este convertidor se ha usado como ampliación del PDA daVinci bajo el Sistema Operativo FEOS.

pero mucho ruido en las frecuencias altas.

El tren de pulsos del modulador se procesa en un DSP para eliminar las componentes de alta frecuencia. El DSP tiene como entrada una señal de un sólo bit, y tras el filtrado puede entregar muestras de 16 o más bits. El filtrado también divide la frecuencia de muestreo del modulador por el denominado factor de sobremuestreo u OSR.

En la figura 5.4 se presenta el esquema de un modulador sigma-delta de segundo orden de tiempo continuo. Este modulador consta de dos integradores y un comparador implementados mediante inversores CMOS y un flip-flop. El circuito funciona a una frecuencia de reloj de 1 MHz y es capaz de obtener una relación señal-ruido de más de 60 dB para un factor de sobremuestreo de 64 (ancho de banda de aproximadamente 8 KHz).

La descripción de la teoría e implementación de los moduladores sigma-delta de tiempo continuo está fuera del alcance de este documento. Pueden encontrarse más información y referencias en la siguiente dirección de Internet:

<http://www.ele.uva.es/~jesus/microdelta.pdf>