

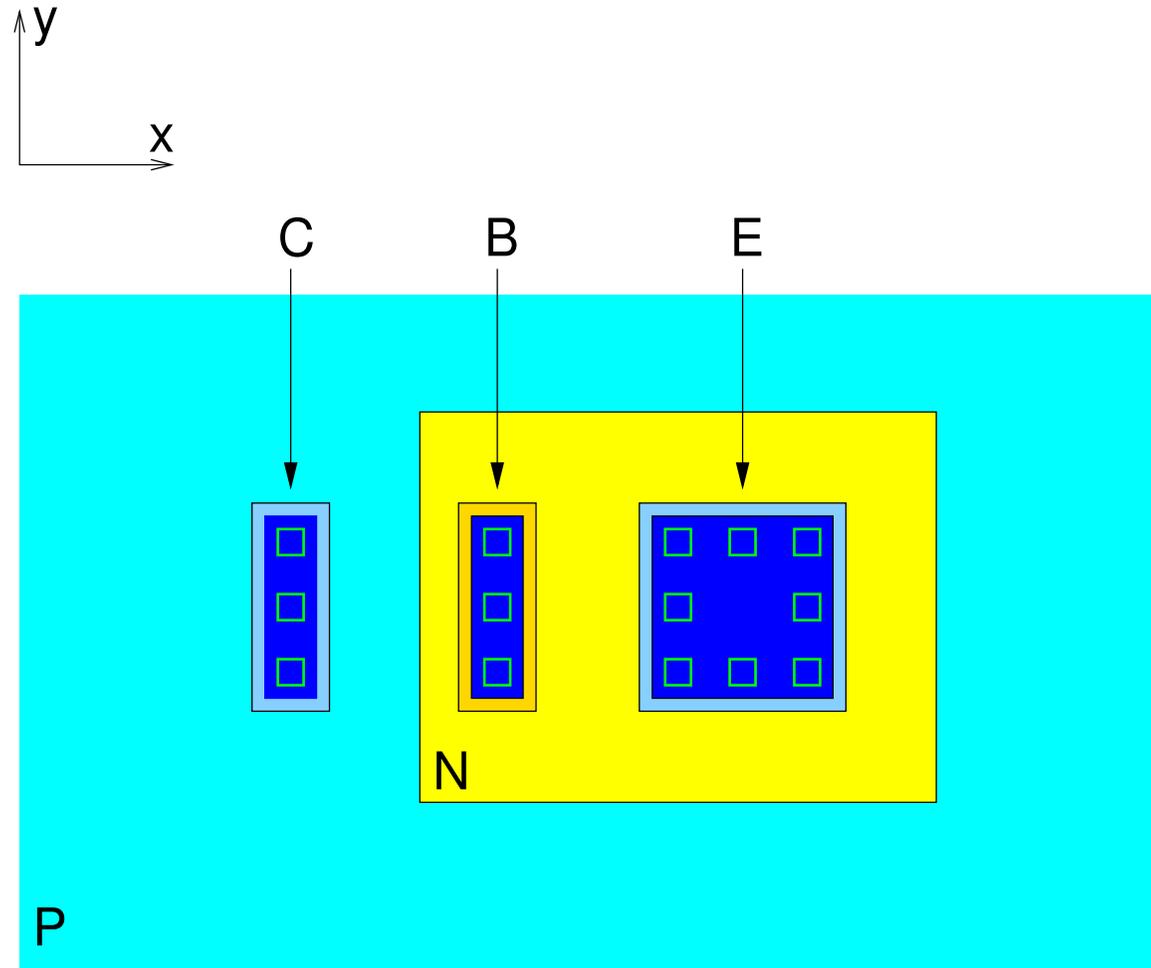
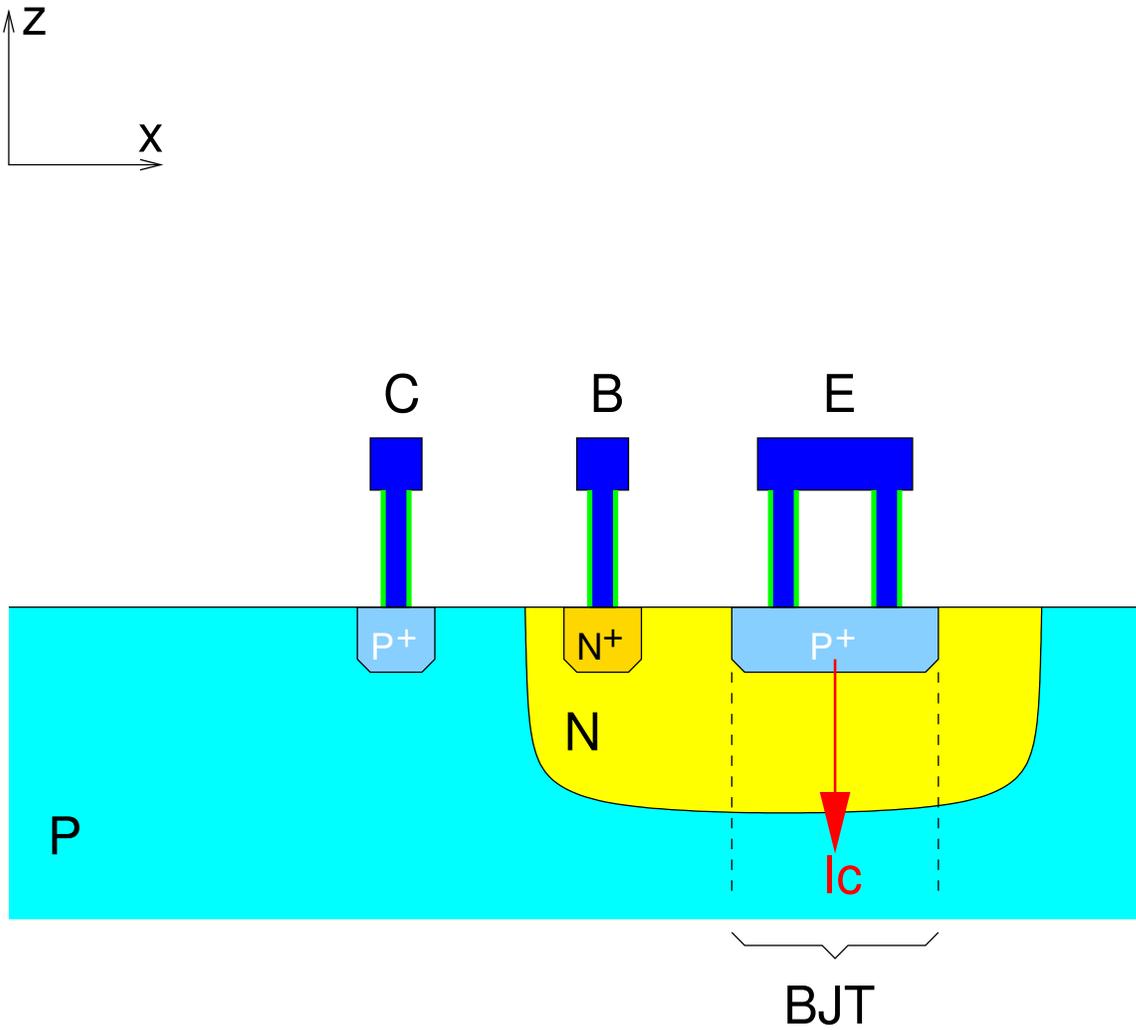
# Dispositivos de las tecnologías CMOS

- MOSFET: canal N y canal P (únicos dispositivos en chips digitales)
- BJT: PNP de mala calidad (dispositivos parásitos. Se usan como diodos)
- Resistencias
- Condensadores
- Autoinducciones

- Algunos dispositivos pasivos implican pasos adicionales de fabricación.

- Las tecnologías BiCMOS incluyen además BJTs NPN y PNP de buena calidad

## Transistor BJT vertical

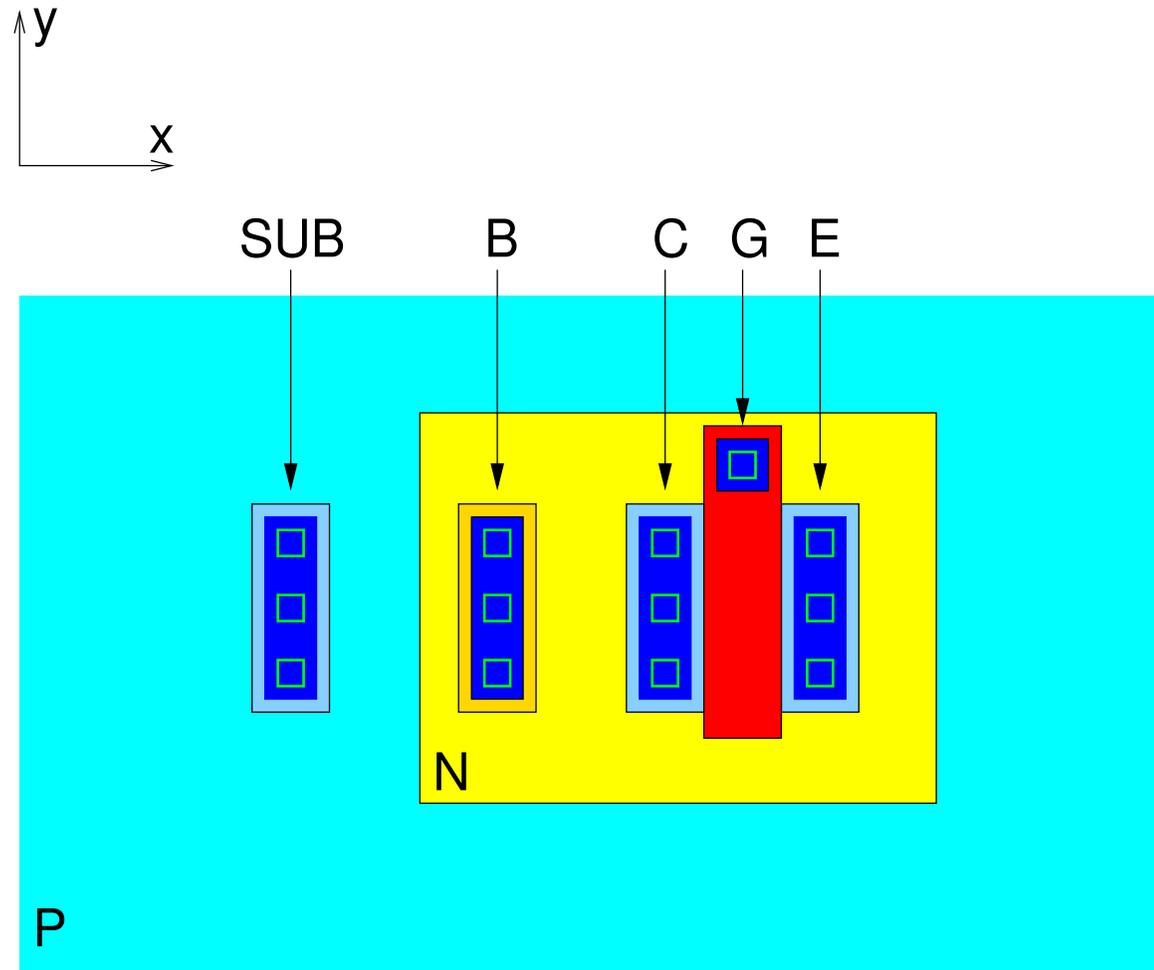
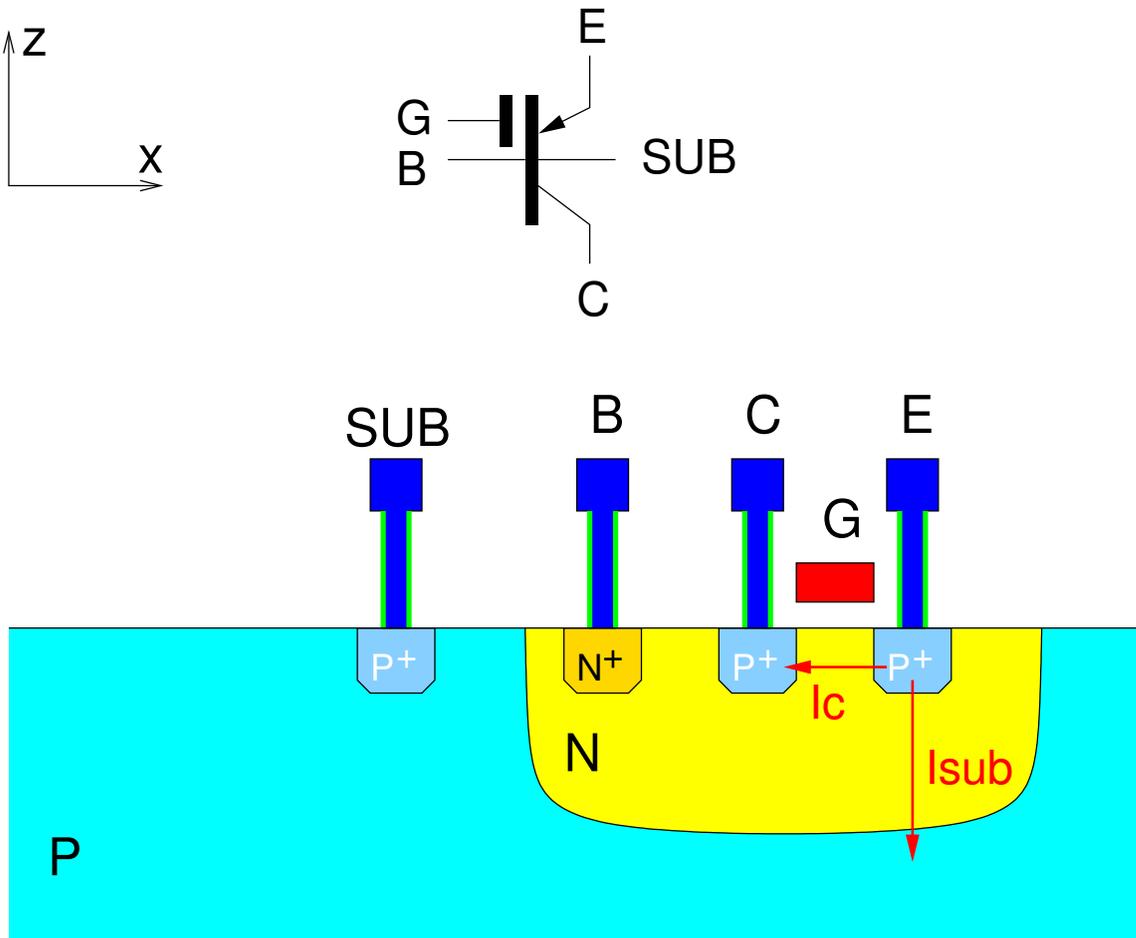


- PNP
- El colector siempre es el sustrato
- Muy poca ganancia ( $\beta_F=5$ )

Aplicaciones:

- Referencias de tensión Band-Gap

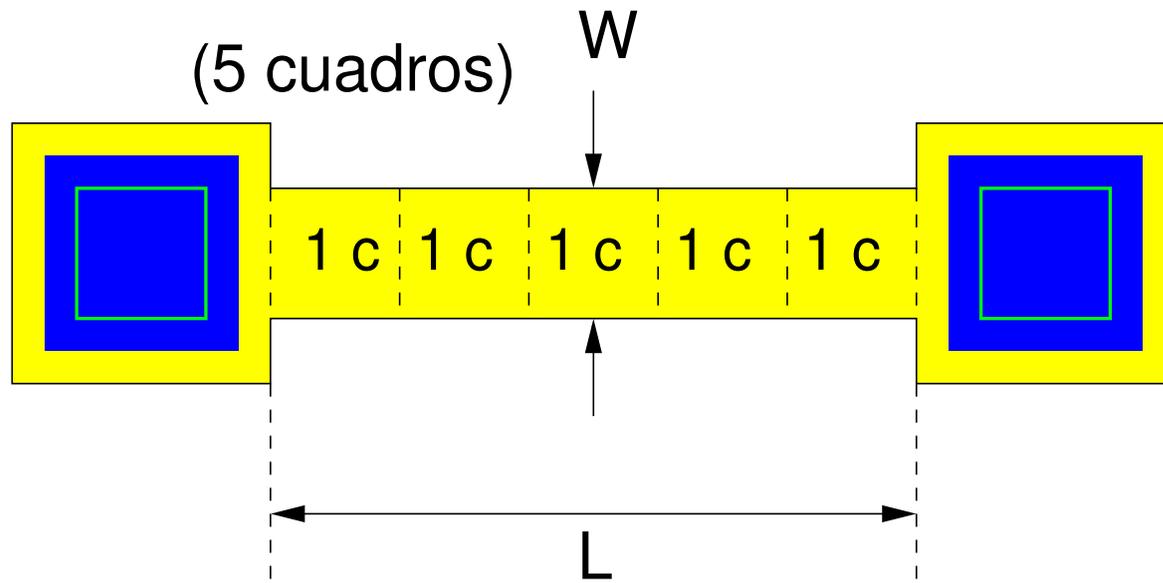
# Transistor BJT Lateral



- PNP
- Terminales B y G conectados juntos para evitar conducción por MOSFET parásito
- Hay un PNP vertical parásito que también conduce

# RESISTENCIAS

(Lámina conductora: 2 dimensiones)

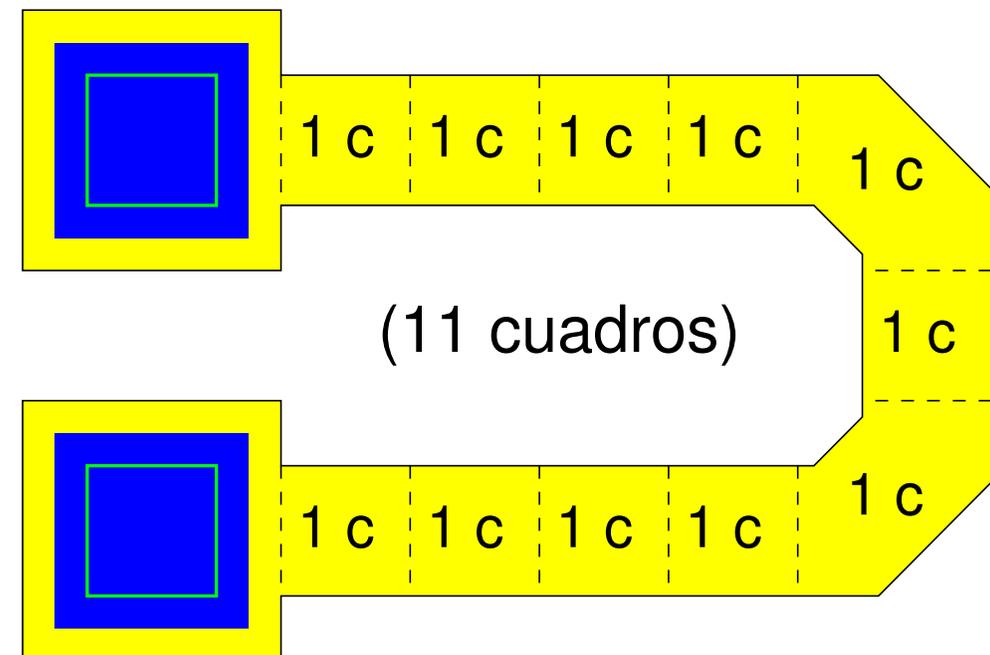
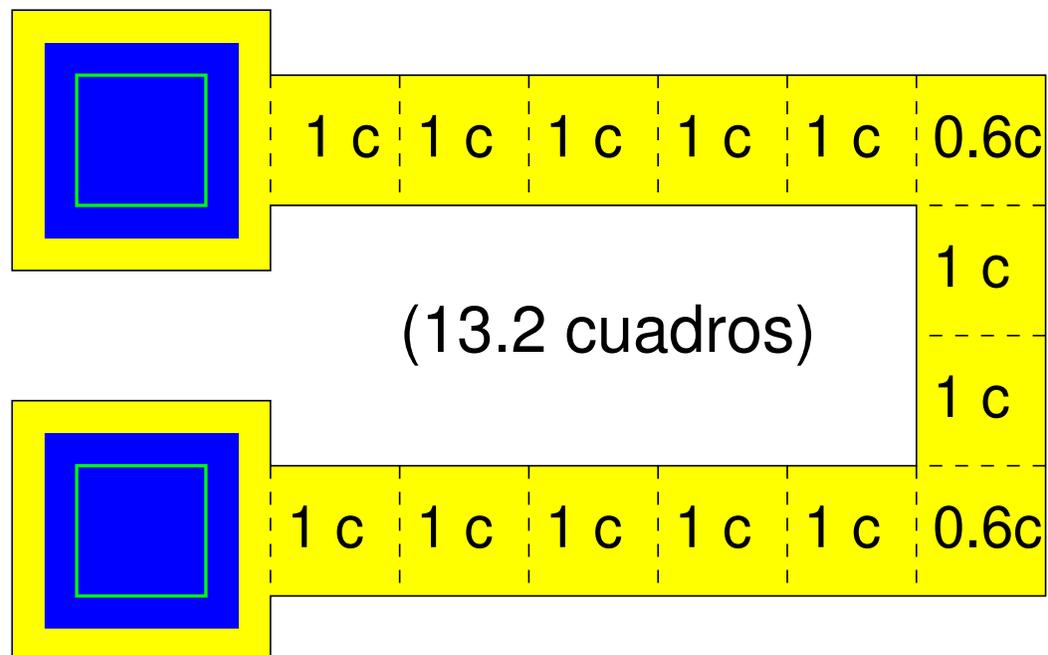


$$N^{\circ} \text{ de cuadros} = L / W$$

$$R = \rho_{\square} \times N^{\circ} \text{ de cuadros}$$

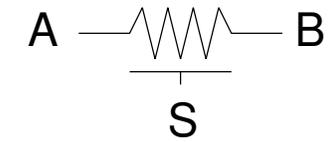
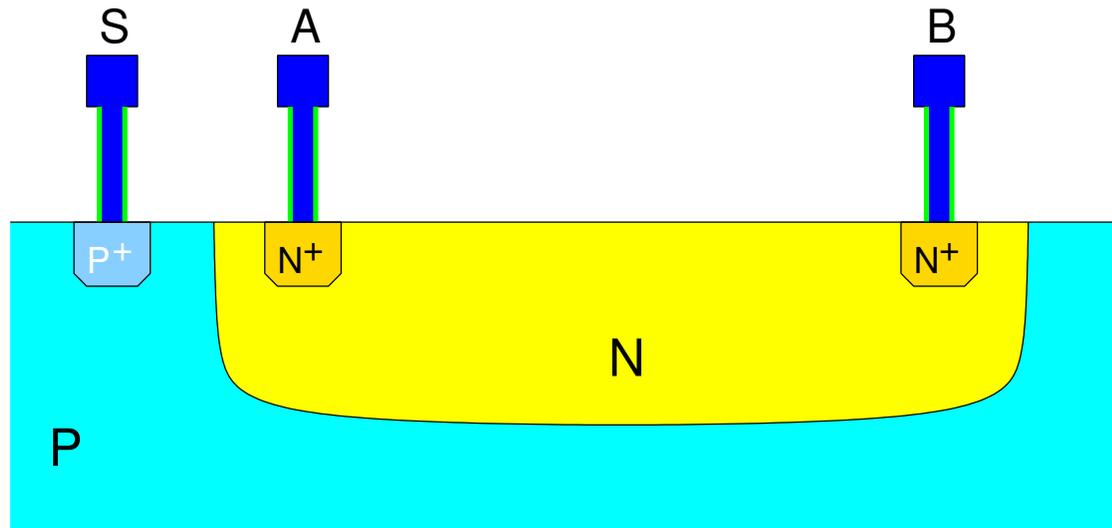
Parámetros:

- $L$
- $W$
- N. of Bends (número de pliegues)



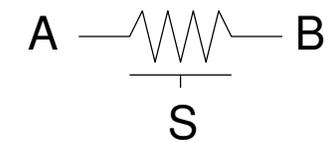
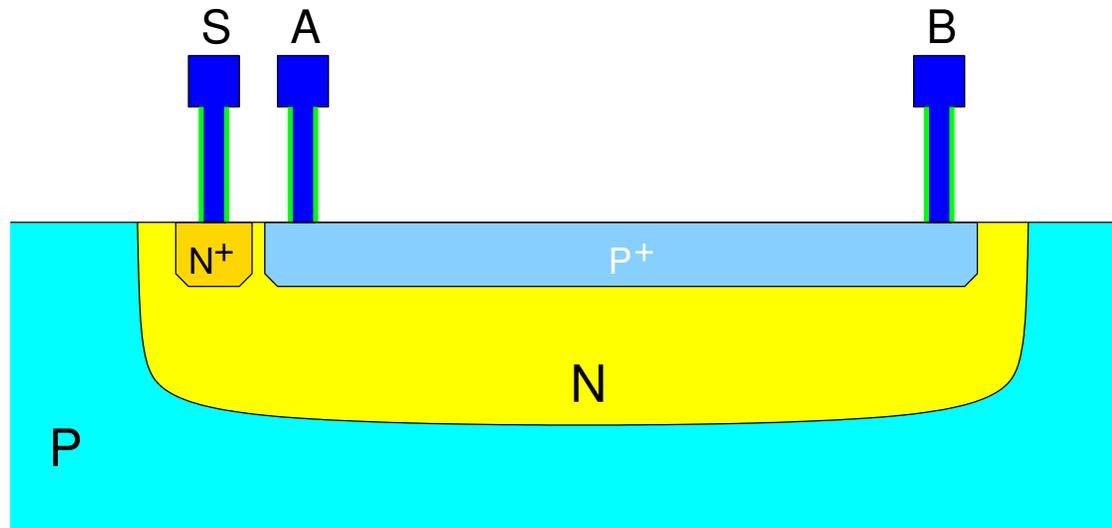
RN WELL

$1000 \Omega / \square$



RDIFFP

$140 \Omega / \square$



RPOLY

$8 \Omega / \square$

$50 \Omega / \square$

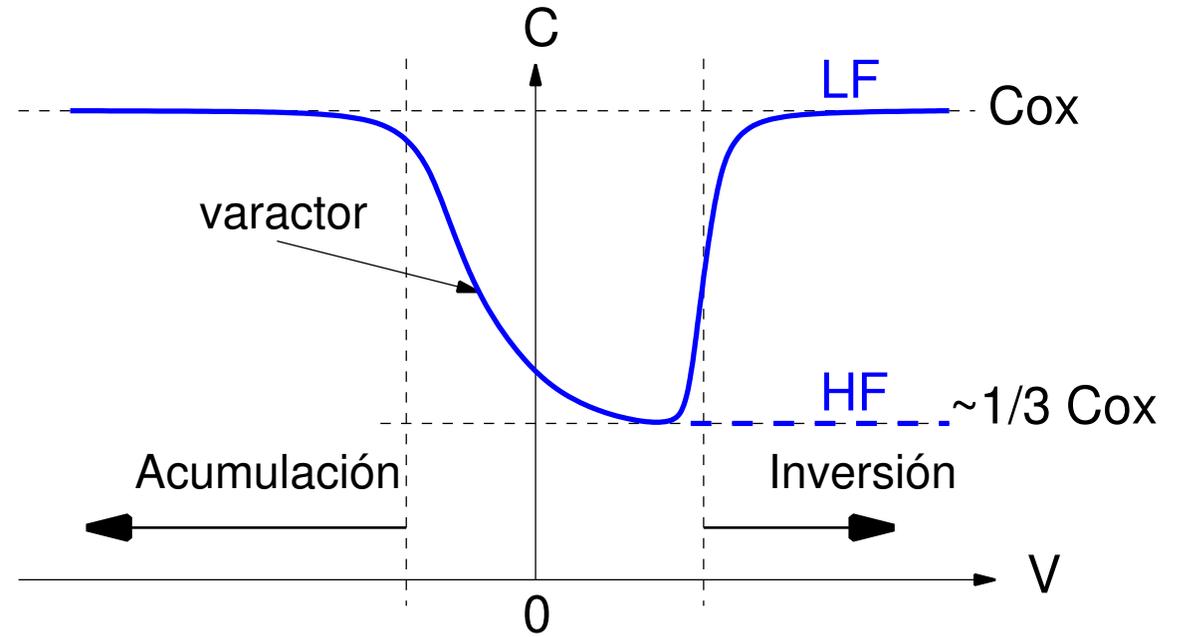
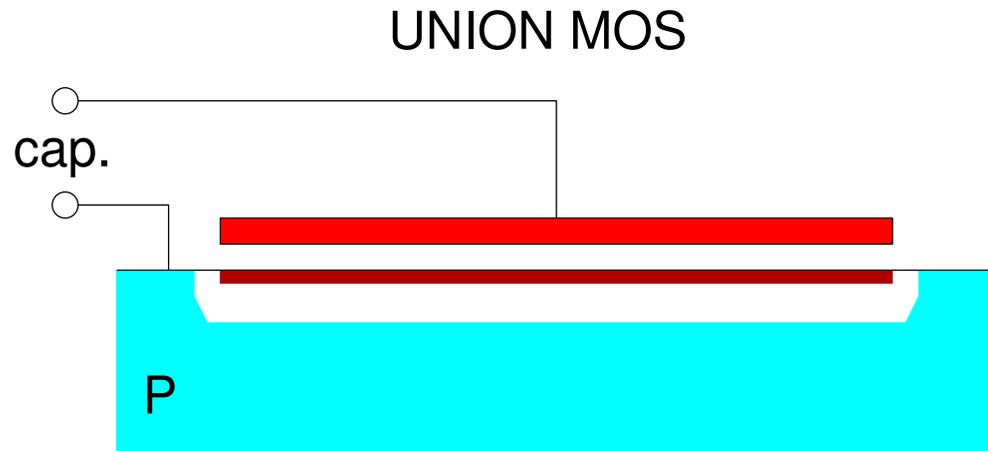


# Resistencias

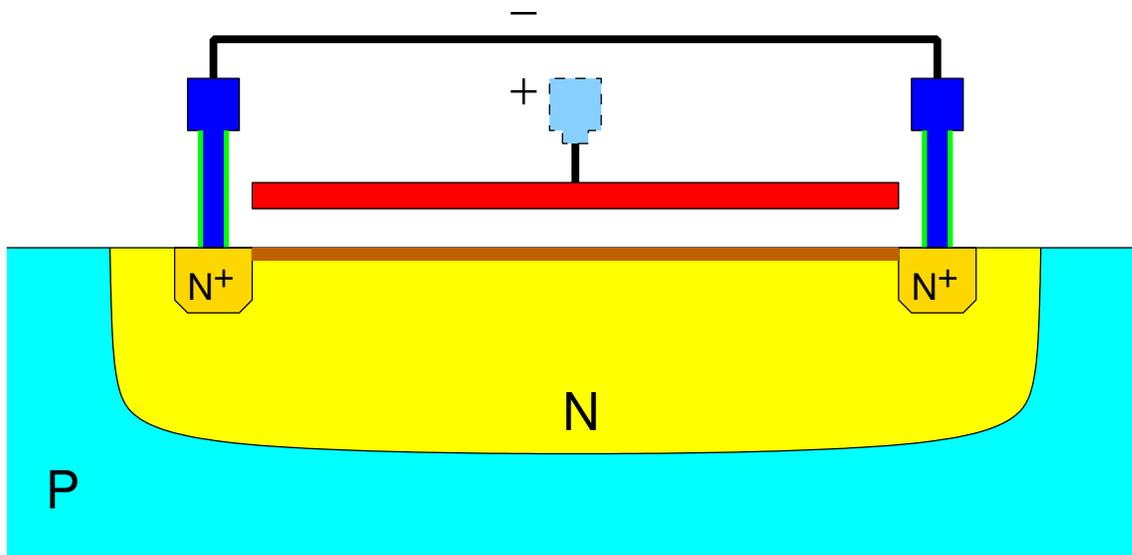
- Las resistencias construidas en el silicio (RNWELL, RDIFFP) se pueden considerar como transistores J-FET con una tensión de pinch-off muy grande.
- Esto se traduce en unas dependencias de la resistencia con el voltaje y la temperatura malas.

	$\rho_{\square}(\Omega/\square)$	Coef. V (ppm/V)	Coef. T (ppm/K)	Tolerancia
RNWELL	1000	10000	8000	40 %
RDIFFP	140	200	1500	30 %
RPOLY	8	100	900	30 %
RPOLY HR	50	100	590	20 %
METAL 1	0.07	-	-	70 %

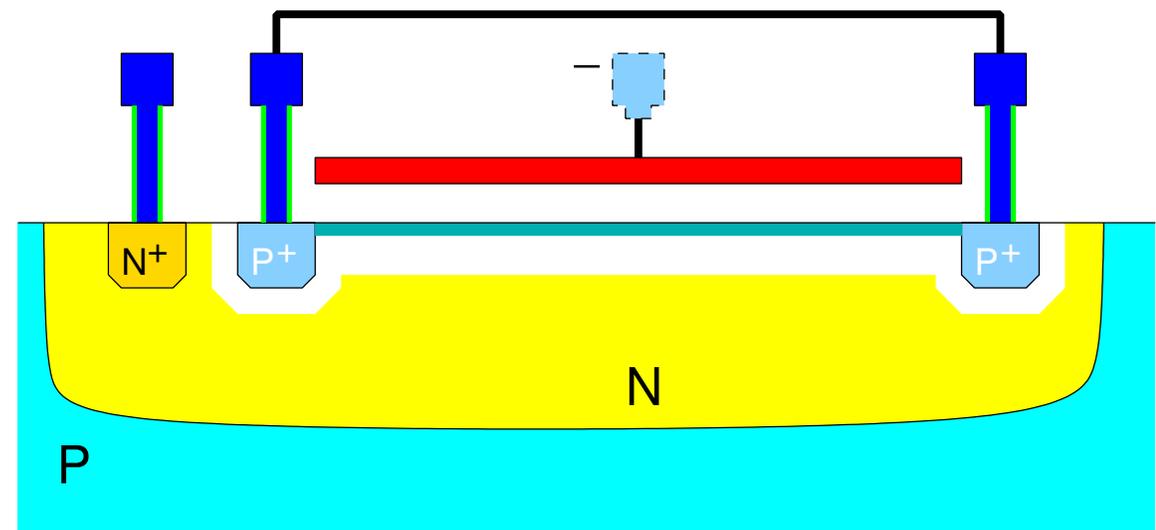
# CONDENSADORES MOS



Condensador de ACUMULACION (varactor)



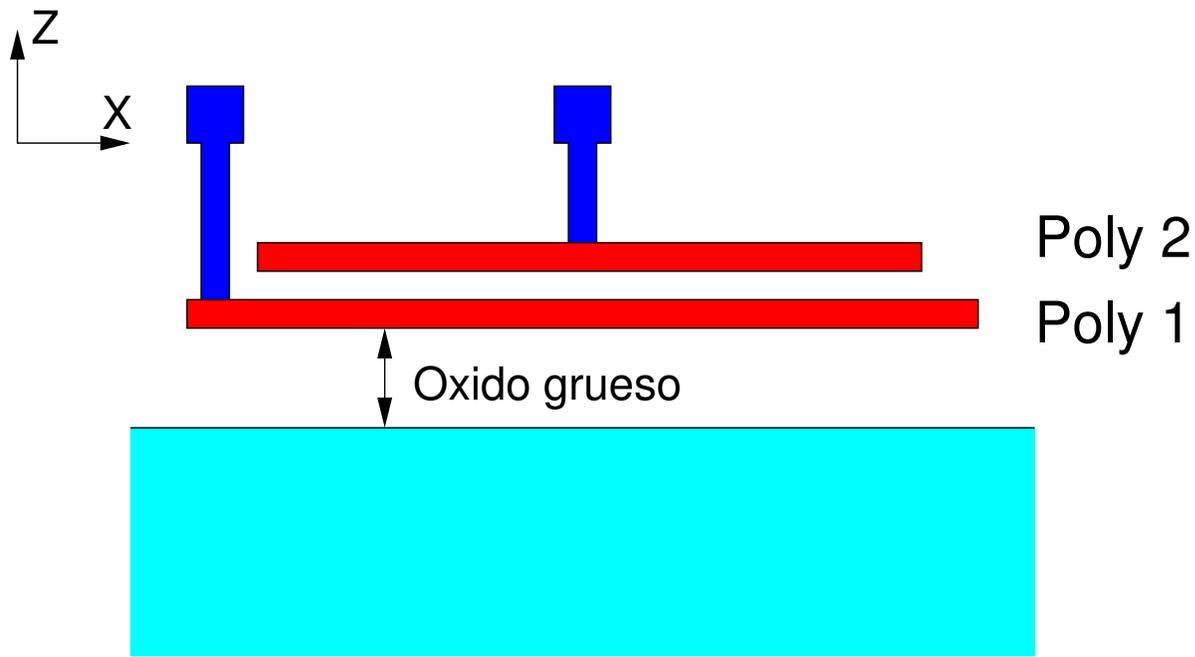
Condensador de INVERSION (transistor) +



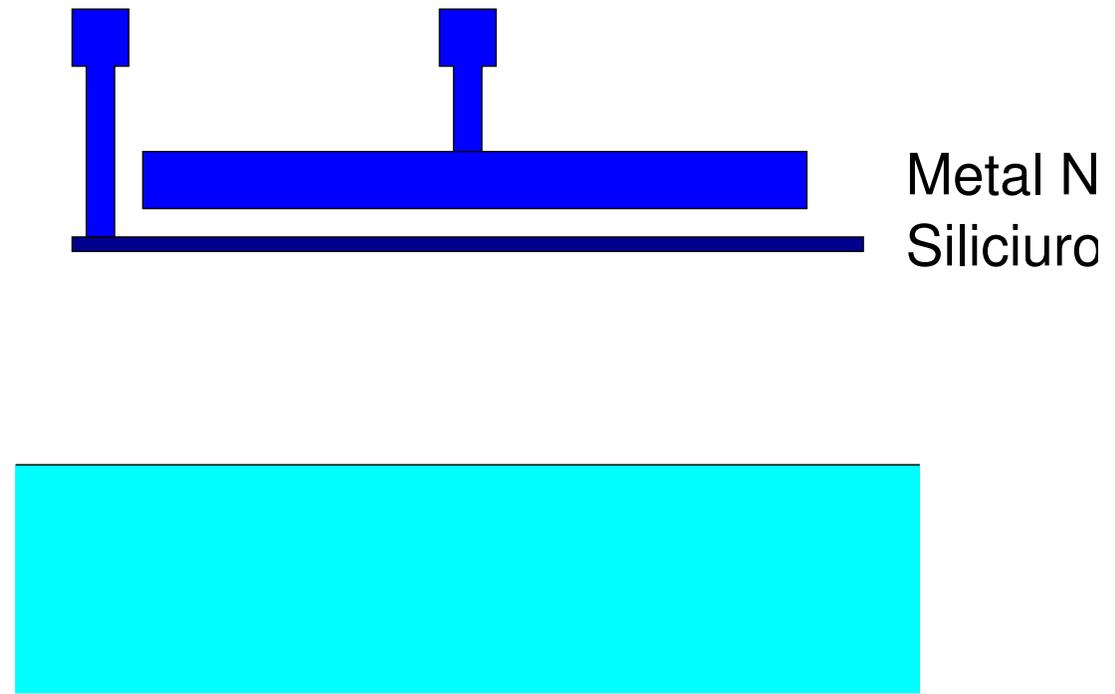
## Condensadores MOS de acumulación

- No se necesitan pasos adicionales en su fabricación. (CMOS estándar)
- Alta densidad de capacidad ( $fF/\mu m^2$ ). Mayor que otros tipos de condensador
- Tiene polaridad. Requiere un nivel de DC.
- Varactor.  $C(V)$ . Coeficiente de voltaje malo.
- Coeficiente de temperatura malo.
- Aplicaciones: Varactor, Desacoplo de alimentación...

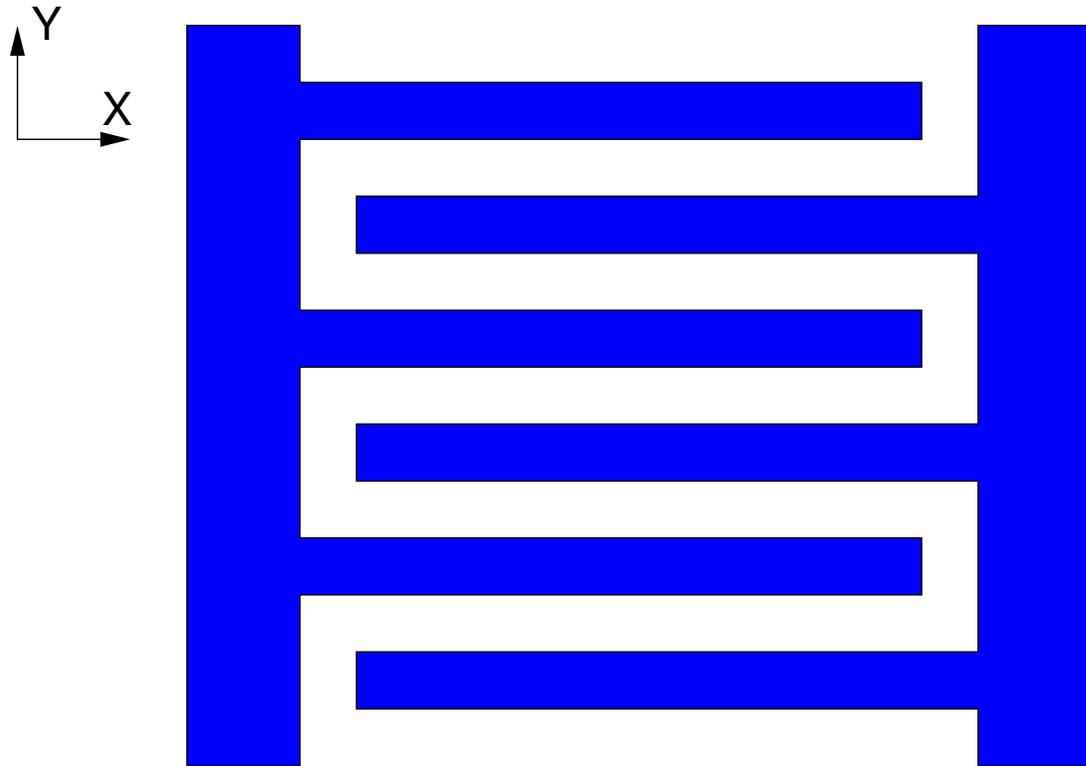
### Condensador de Doble Polisilicio



### Condensador MIM



### Condensador interdigitado



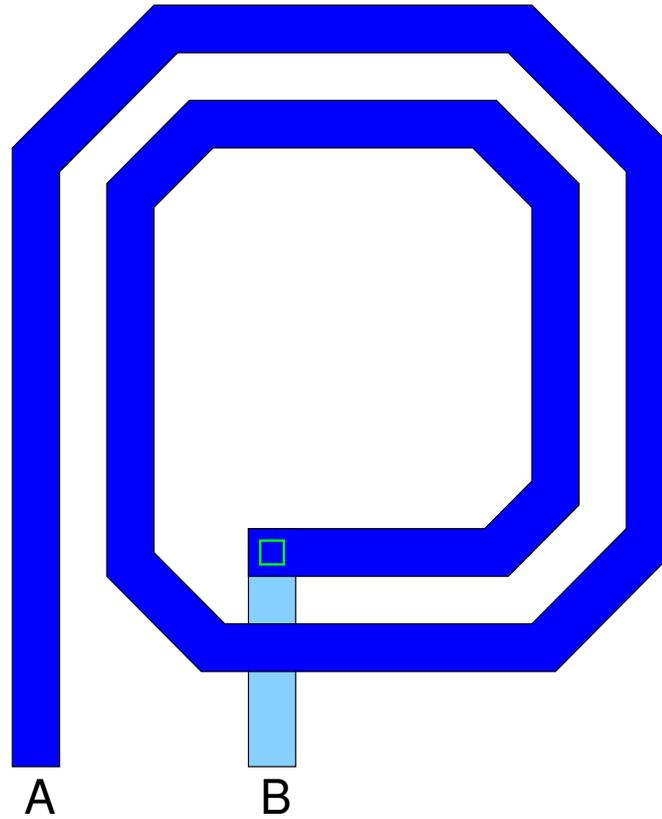
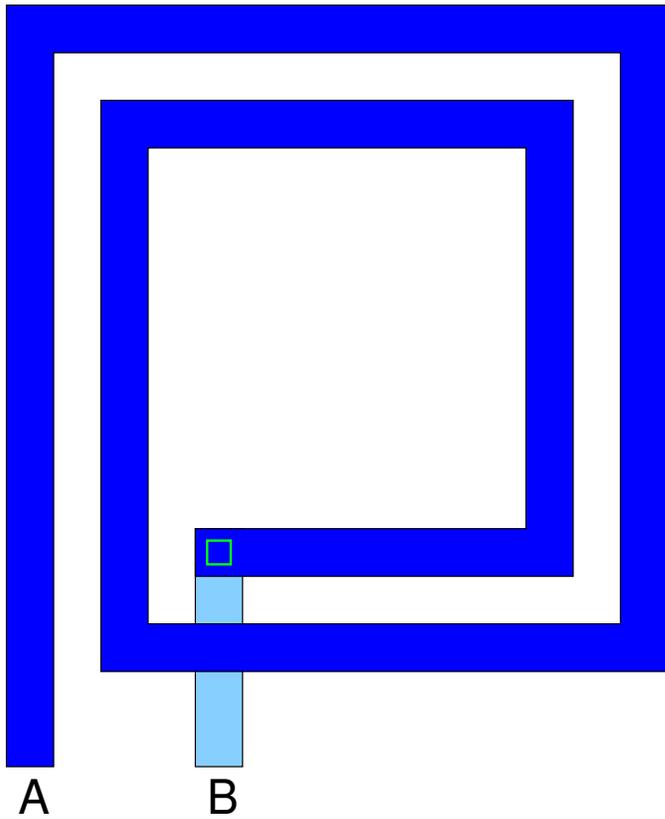
## Condensadores de doble poly / MIM

- Necesitan pasos de fabricación adicionales
- No tienen polaridad
- Asimétricos. La capacidad parásita al sustrato es mucho mayor en la placa inferior
- Precisos

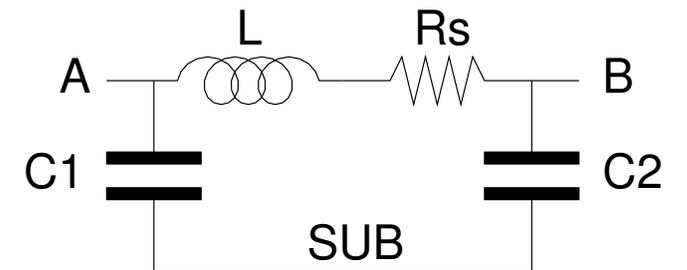
## Condensadores interdigitados

- No necesitan pasos de fabricación adicionales
- Simétricos
- Densidad de capacidad aceptable en tecnologías CMOS finas
- Poco precisos. Tolerancia: 40 %

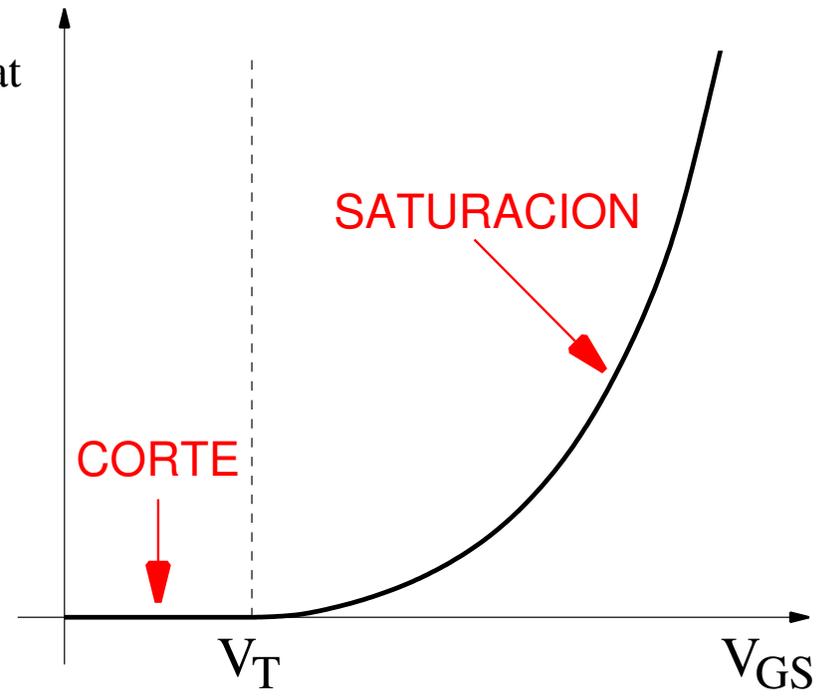
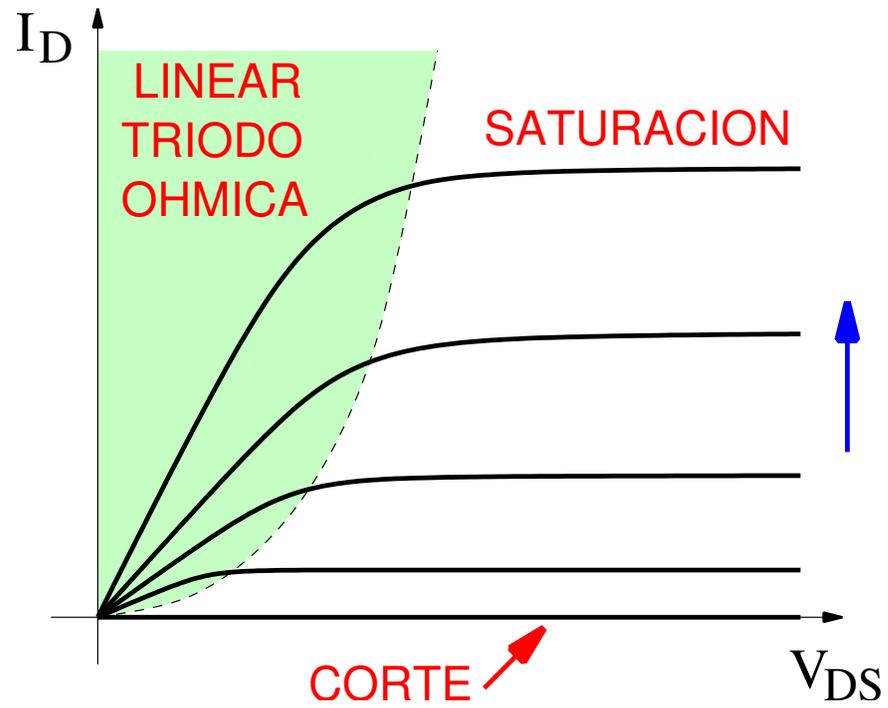
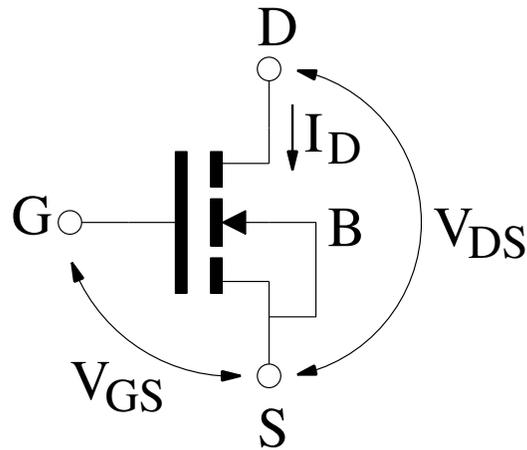
## AUTO INDUCCIONES



- Capas de metal grueso (menor resistencia serie)
- Sustrato de alta resistividad (poco dopado)
- Rango: decenas de nH ( $f > 1\text{GHz}$ )
- $Q_{\text{max}} \sim 10$
- Modelado: ASITIC



# TRANSISTOR MOSFET



TRANSISTOR MOSFET en SATURACION ( $V_{DS} > V_{OV}$ )

$$I_D = \frac{K_P}{2} \frac{W}{L} (V_{GS} - V_T)^2 ; \text{ Definimos: } V_{OV} = (V_{GS} - V_T)$$

$$I_D = \frac{K_P}{2} \frac{W}{L} V_{OV}^2$$

$K_P$  depende de la tecnología y del tipo del transistor (canal N o P).

$$K_P = \mu_0 C_{OX} \quad \text{unidades : } A/V^2$$

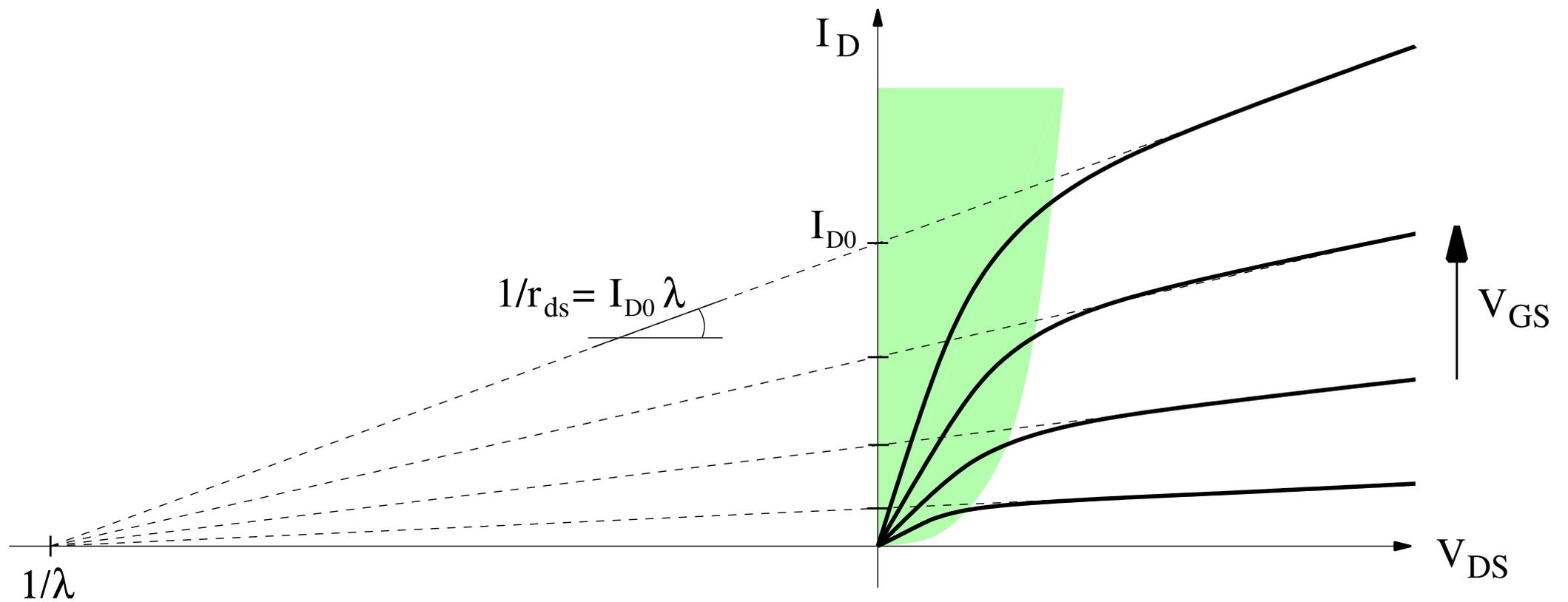
- $\mu_0$  : Movilidad de los portadores en el canal ( $m^2/(V \cdot s)$ ). La movilidad de los electrones suele triplicar a la de los huecos.
- $C_{OX} = \frac{\epsilon_0 \epsilon_{SiO2}}{t_{ox}}$  : Capacidad del óxido de puerta por unidad de área ( $F/m^2$ )

$W$  y  $L$  son el ancho y largo del canal del MOSFET

# TRANSISTOR MOSFET en SATURACION

La corriente depende ligeramente de  $V_{DS}$ :

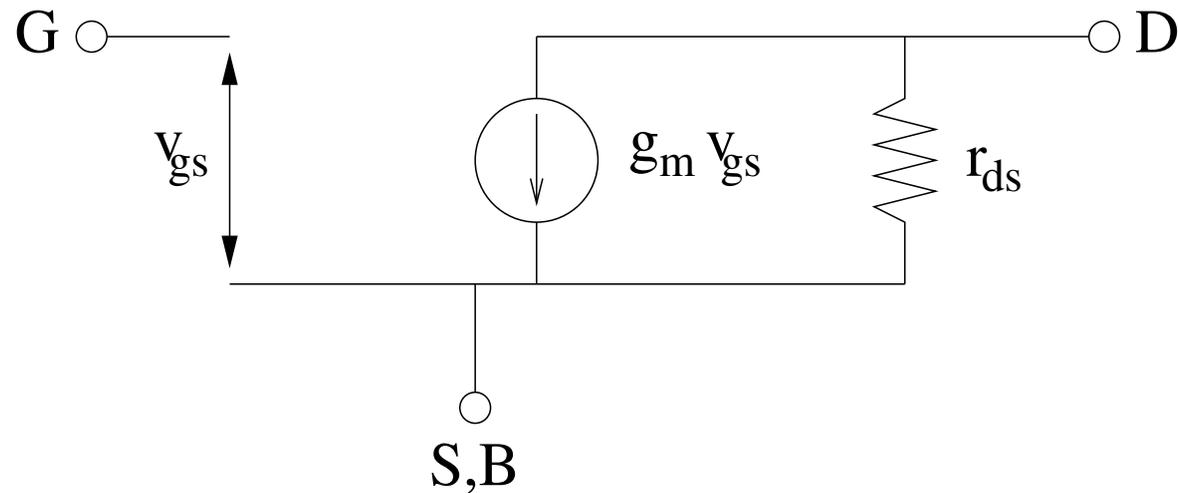
$$I_D = \frac{K_P}{2} \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$



$\lambda$  depende de la longitud del canal:  $\lambda \propto \frac{1}{L-L_0}$

# Modelo simple de PEQUEÑA SEÑAL del MOSFET

$$g_m = \frac{\partial I_D}{\partial V_{GS}} \qquad \frac{1}{r_{ds}} = \frac{\partial I_D}{\partial V_{DS}}$$



$$g_m = K_P \frac{W}{L} V_{OV} = \sqrt{2I_D K_P \frac{W}{L}} = \frac{2I_D}{V_{OV}}$$

$$r_{ds} = \frac{1}{\lambda I_D}$$

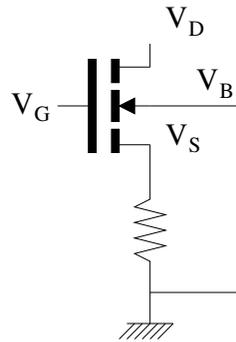
TRANSISTOR MOSFET en región TRIODO / LINEAL / OHMICA ( $V_{DS} < V_{OV}$ )

$$I_D = K_P \frac{W}{L} \left[ (V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

Para  $V_{DS} \rightarrow 0$ , tenemos:  $I_D \approx K_P \frac{W}{L} V_{OV} V_{DS} = \frac{V_{DS}}{r_{ON}}$

$$r_{ON} = \frac{1}{K_P \frac{W}{L} V_{OV}}$$

## Efecto de la tensión del sustrato ( $V_B \neq V_S$ )



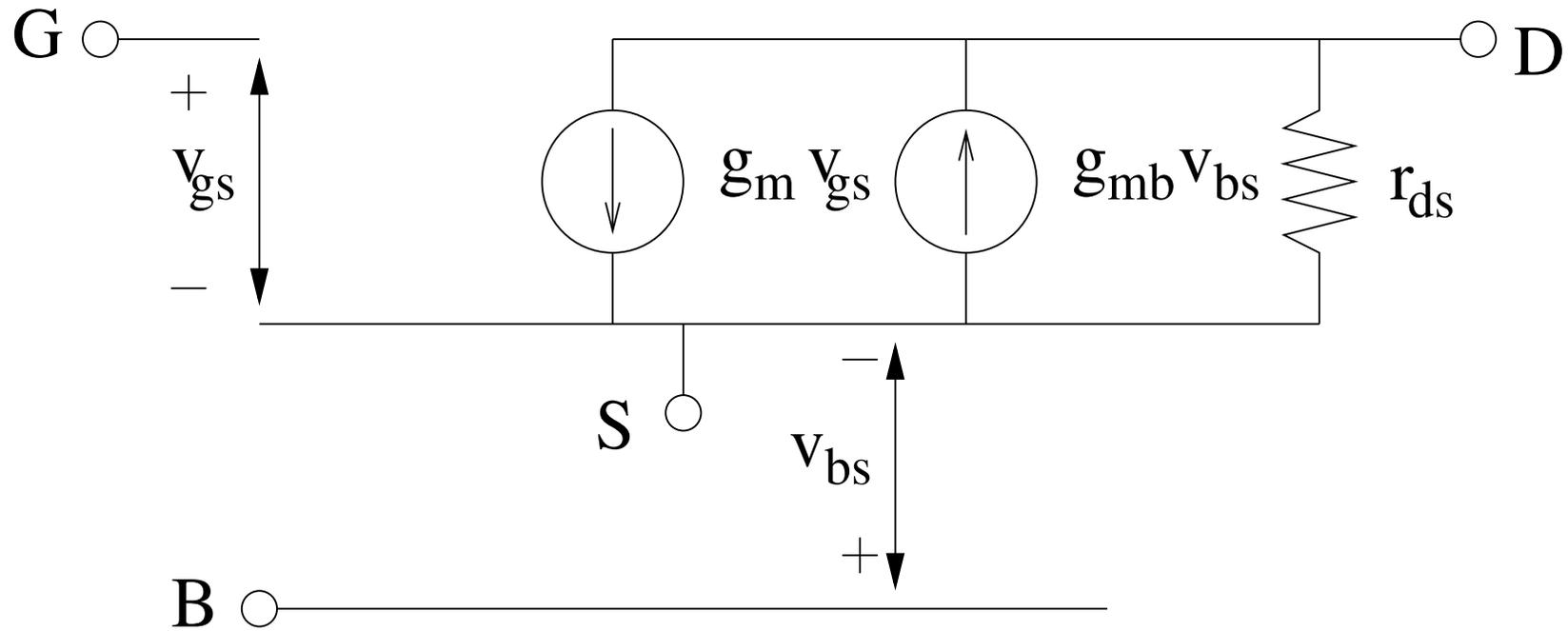
- El sustrato se comporta como la puerta de un JFET parásito
- Aumenta la tensión umbral efectiva:

$$V_T = V_{TH0} + \gamma \left( \sqrt{\phi - V_{BS}} - \sqrt{\phi} \right) \quad (\phi \approx 0,6V)$$

- Transconductancia adicional (resta ganancia):

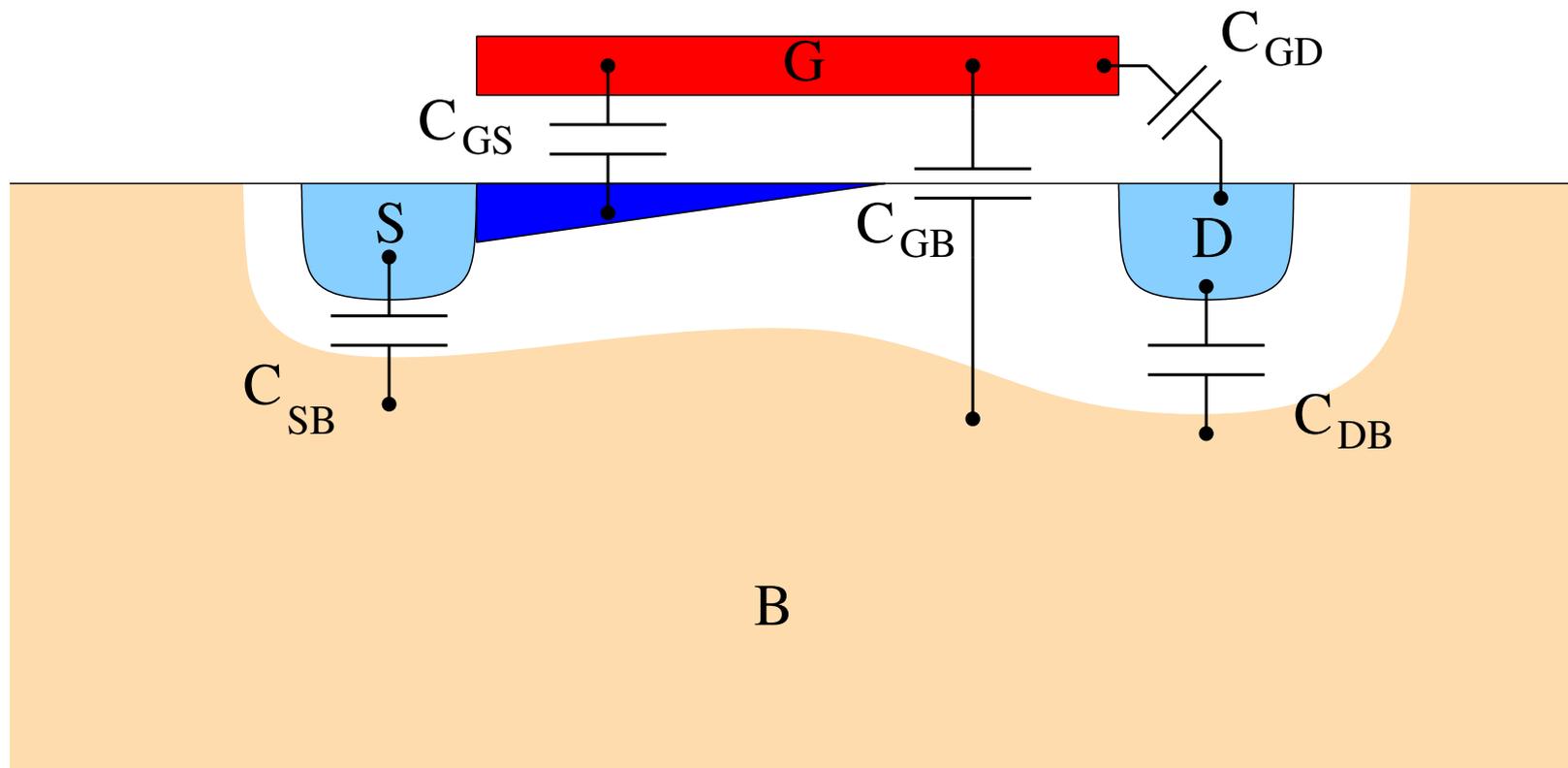
$$g_{mb} = \frac{\gamma}{2\sqrt{\phi - V_{BS}}} g_m$$

Modelo de pequeña señal incluyendo el efecto del sustrato



# MOSFET en alta frecuencia: Capacidades parásitas

SATURACION

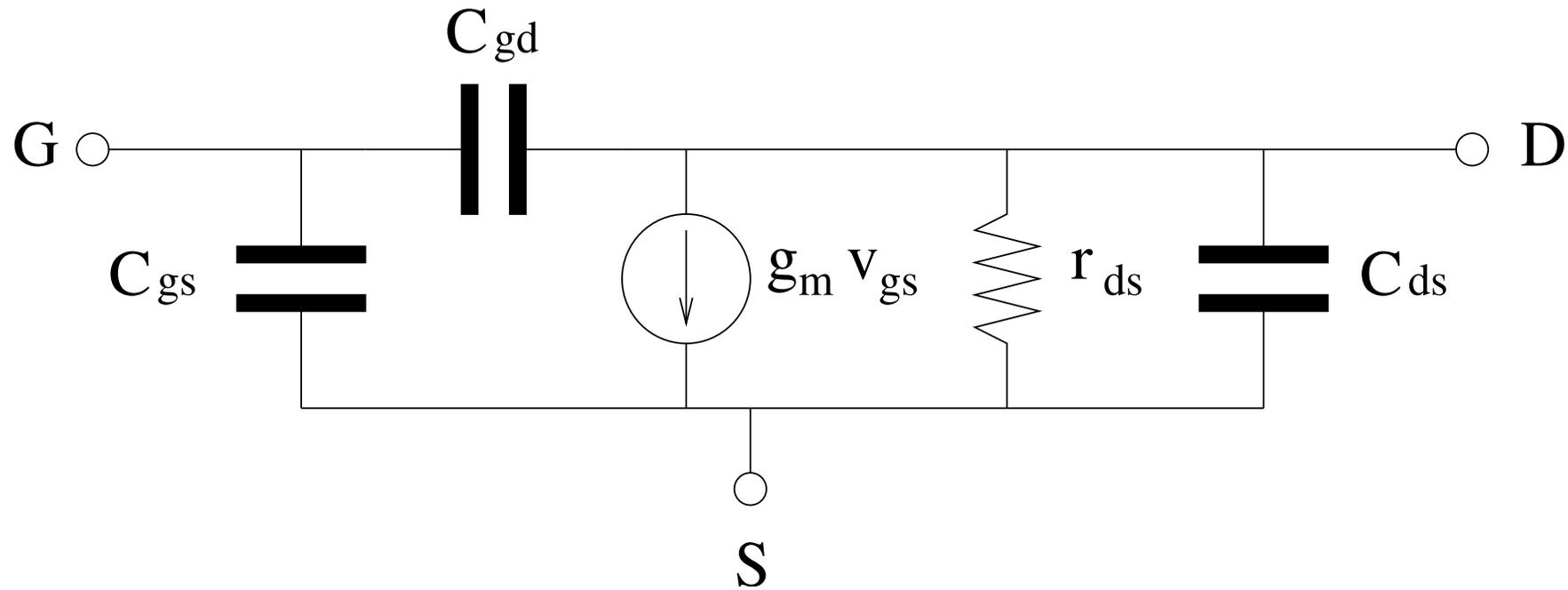


Si la fuente y el sustrato están unidos:  $C_{GS_{tot}} = C_{GS} + C_{GB}$  ,  $C_{DS} = C_{DB}$

$$C_{GS} \approx \frac{2}{3} W \cdot L \cdot C_{OX}$$

$$C_{GD} = C_{cover} \cdot W$$

## MOSFET en alta frecuencia: Modelo de pequeña señal

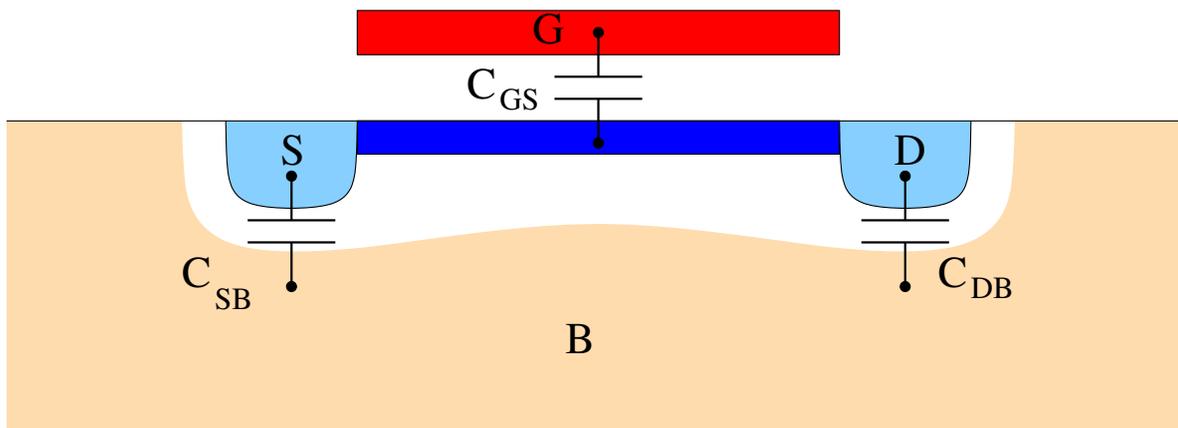


$$\omega_T \approx \frac{g_m}{C_{gs}} = \frac{3}{2} \frac{\mu_0 V_{OV}}{L^2}$$

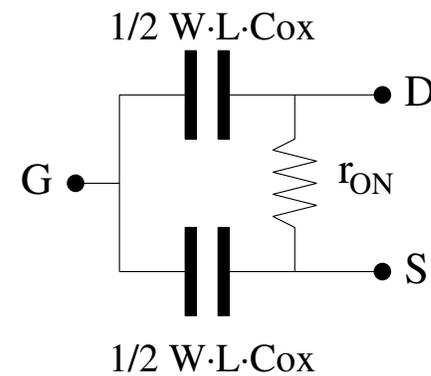
( $\sim 14 \text{ GHz}$ , canal  $N$ ,  $V_{OV} = 200 \text{ mV}$ ,  $L = 0,35 \mu\text{m}$ )

## MOSFET en alta frecuencia: Capacidades parásitas

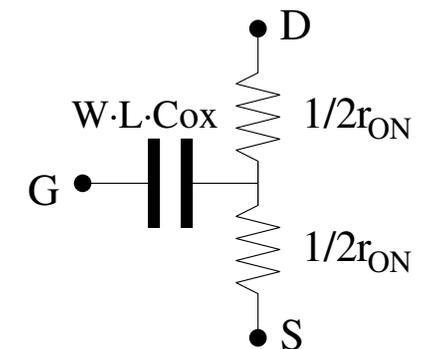
TRIODO (Interruptores, Condensadores MOS de inversión)



Modelo normal

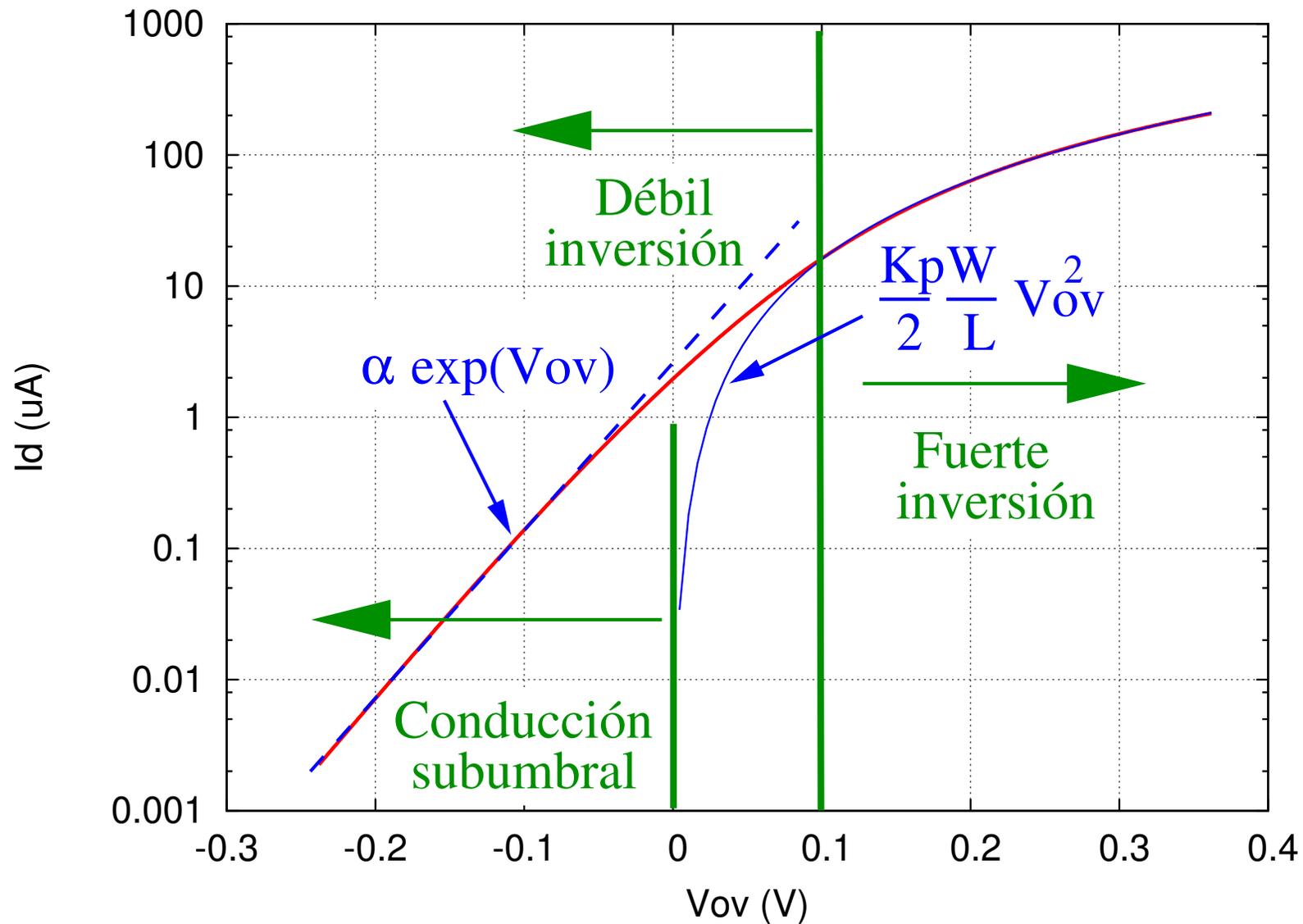


Modelo no cuasi-estático



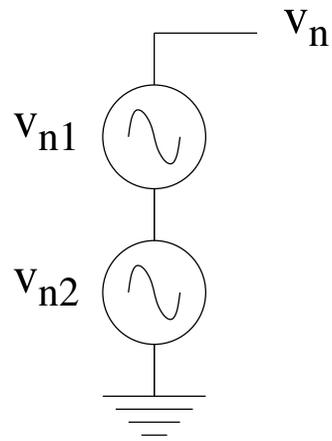
$$C_{GS} = W \cdot L \cdot C_{OX}$$

# MOSFET en débil inversión / conducción subumbral



$$I_{D,wi} = \frac{W}{L} I_t \exp\left(\frac{V_{OV}}{nKT/q}\right) \quad \left\{ \begin{array}{l} n : \text{slope factor } (\sim 1,5) \\ I_t : \text{corriente para } V_{OV} = 0 \end{array} \right.$$

## RUIDO



Señales **NO correlacionadas**: Se suman las POTENCIAS:

$$V_n^2 = V_{n1}^2 + V_{n2}^2$$

- Densidad espectral (unidades:  $V/\sqrt{Hz}$  o  $A/\sqrt{Hz}$  )
- Ruido total en una banda de frecuencias (de  $f_0$  a  $f_1$ ):

$$V_{N,tot}^2 = \int_{f_0}^{f_1} v_n(f)^2 df$$

- Si  $v_n(f) = cte$  (ruido blanco) queda:

$$V_{N,tot}^2 = v_n^2 B \quad (B = f_1 - f_0 = \text{ancho de banda})$$

## Ruido. Tipos. Fuentes físicas

\* Ruido blanco: densidad espectral constante

- Ruido térmico. **Resistencias**. Se debe al movimiento aleatorio de los electrones.

$$v_n^2 = 4KTR$$

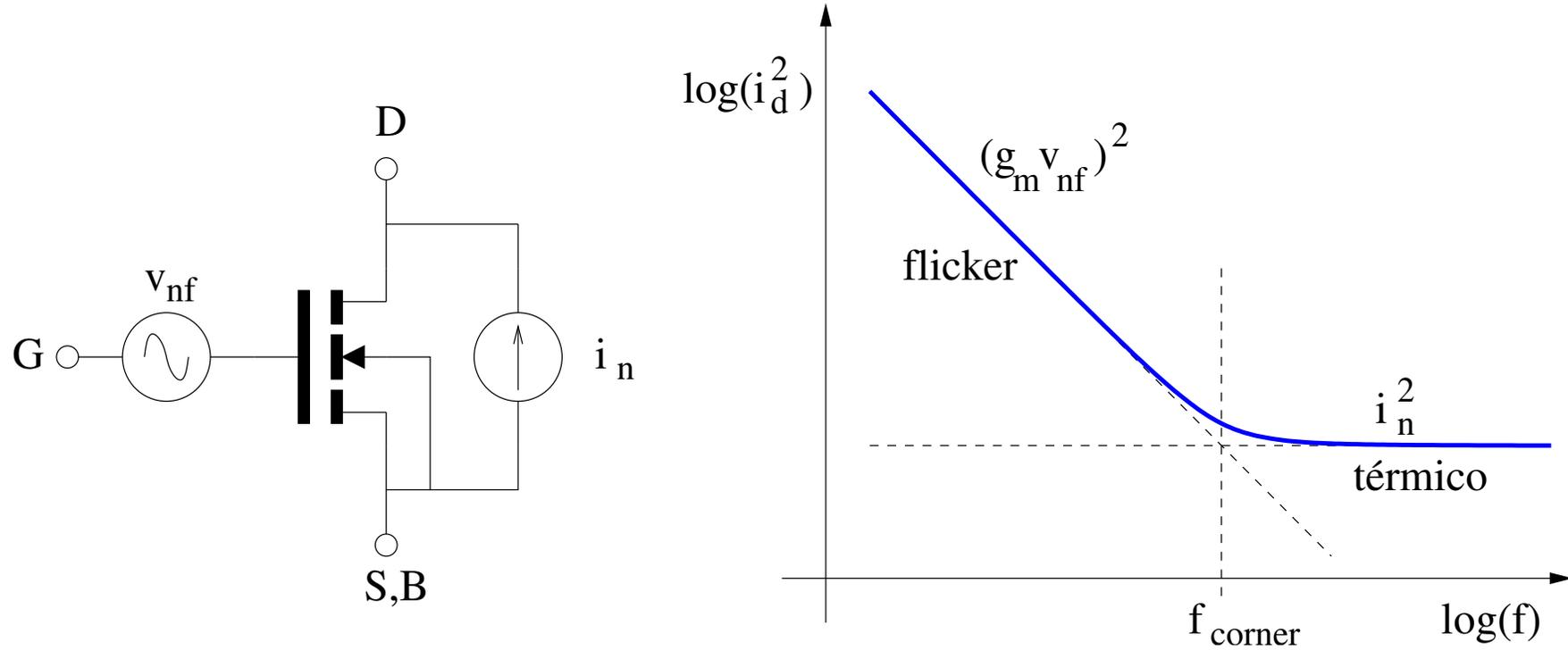
- Ruido “shot”. **Barreras de potencial** (diodos, BJT...). Se debe al valor discreto de la carga del electrón. (el electrón pasa o no pasa la barrera).

$$i_n^2 = 2qI \quad (q : \text{carga del electron})$$

\* Ruido “flicker”: densidad espectral  $\propto 1/f$  . Ruido rosa

- Origen poco claro, aunque se cree que se debe a la captura y emisión de portadores desde impurezas, estados superficiales, etc.

# MOSFET: Fuentes de ruido



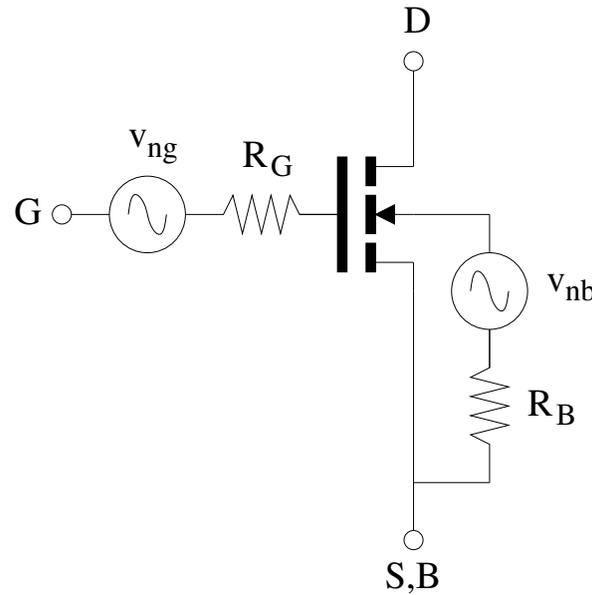
Ruido térmico en el canal:

$$i_n^2 = 4KT \gamma g_m \quad (0,66 < \gamma < 1)$$

Ruido Flicker. Dominante para frecuencias bajas ( $f < f_{corner}$ ):

$$v_{nf}(f)^2 = \frac{K_f}{C_{ox}^2 W L f}$$

## MOSFET. Otras fuentes de ruido (importantes para LNAs)



- Las resistencias generan un voltaje de ruido  $v_n^2 = 4KT R$
- El polisilicio de la puerta puede tener una resistencia apreciable,  $R_G$ , que da lugar a un ruido:

$$v_{n,poly}^2 = 4KT \frac{\rho_{\square poly} W/L}{12 n^2}$$

$n$ : número de puertas del transistor (con un contacto a cada lado).

- Sustrato poco dopado  $\Rightarrow R_B$  grande. El ruido térmico del sustrato da lugar a una corriente:

$$i_{nb}^2 = 4KT R_B g_{mb}^2$$